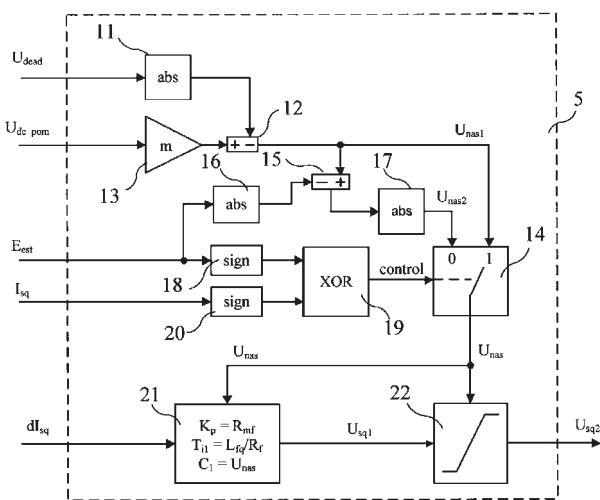


ciem odwracającym pierwszego sumatora (12). Sygnał pomiaru napięcia obwodu pośredniczącego jest przeskalowany w bloku dopasowania (13), którego wyjście jest połączone z wejściem nieodwracającym pierwszego sumatora (14). Na wyjściu pierwszego sumatora otrzymuje się pierwszą wartość nasycenia. Wyjście pierwszego sumatora (12) jest połączone z pierwszym wejściem bloku przełączania poziomu nasycenia (14) i z wejściem nieodwracającym drugiego sumatora (15). Sygnał estymowanej siły elektromotorycznej jest wprowadzony na drugi blok wartości bezwzględnej (16), którego wyjście jest połączone z wejściem odwracającym drugiego sumatora (15). Wyjście drugiego sumatora jest połączone z wejściem trzeciego bloku wartości bezwzględnej (17), na którego wyjściu otrzymuje się drugą wartość nasycenia. Wyjście trzeciego bloku wartości bezwzględnej jest połączone z drugim wejściem bloku przełączania poziomu nasycenia (14).

(8 zastrzeżeń)



A1 (21) 397627 (22) 2011 12 29

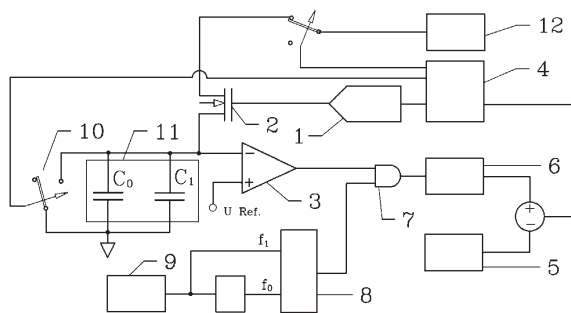
(51) H03G 3/10 (2006.01)
H03H 11/12 (2006.01)

(71) AKADEMIA GÓRNICZO-HUTNICZA IM. STANISŁAWA STASZICA, Kraków
(72) KMON PIOTR; ŻOŁĄDŹ MIROSLAW; SZCZYGIEŁ ROBERT; GRYBOS PAWEŁ

(54) Sposób korekcji pasma częstotliwości w strukturach monolitycznych i układ do korekcji pasma częstotliwości w strukturach monolitycznych

(57) Przedmiotem wynalazku jest sposób korekcji pasma częstotliwości w strukturach monolitycznych i układ do korekcji pasma częstotliwości w strukturach monolitycznych. Sposób korekcji pasma częstotliwości polega na tym, że za pomocą przełączników analogowych dokonuje się zmiany konfiguracji obwodu elektrycznego, czyli rozłącza się niektóre obwody stanowiące zasadniczą część filtra aktywnego, następnie dołącza się elementy układu kalibracji takie jak: przetwornik cyfrowo-analogowy (1), układ aproksymacji i korekcji charakterystyki (4), licznik (6), blok kompensacji napięcia polaryzacji (5) oraz generator (9), następnie przeprowadza się proces kalibracji filtra metodą sukcesywnej aproksymacji, a po zakończeniu procesu kalibracji poprzez przełączenie łączników analogowych przywraca się pierwotną strukturę filtra aktywnego. Układ do korekcji pasma częstotliwości w strukturach monolitycznych ma obwód kalibracji, który złożony jest z przetwornika analogowo cyfrowego (1), układu aproksymacji i korekcji charakterystyki (4), bloku kompensacji napięcia polaryzacji (5), licznika (6), bramki (7), multipleksera (8), generatora (9), łącznika zerującego (10) oraz źródła napięcia stałego (12).

(3 zastrzeżenia)



A1 (21) 397637 (22) 2011 12 29

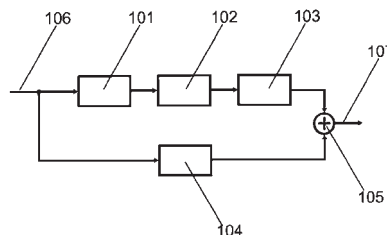
(51) H03M 13/15 (2006.01)
G06F 11/08 (2006.01)

(71) EVATRONIX SPÓŁKA AKCYJNA, Bielsko-Biała
(72) WOJCIECHOWSKI TOMASZ

(54) Dekoder binarnych kodów BCH

(57) Przedmiotem wynalazku jest dekodek binarnych kodów BCH, który składa się z trzech niezależnie działających modułów: modułu obliczania syndromu (101), modułu obliczającego wielomian lokalizacyjny (102) oraz modułu odnajdującego lokalizację błędów na podstawie wielomianu lokalizacyjnego (103). Moduły działają w trójstopniowym potoku, a ich wewnętrzna budowa zapewnia zrównoważenie potoku poprzez zastosowanie stopni równoległego przetwarzania dobranych w zależności od parametrów kodu BCH w taki sposób, aby opóźnienia wnoszone przez moduły miały zbliżoną wartość liczoną w cyklach zegara. Moduł obliczający wielomian lokalizacyjny zawiera układ obliczający syndromy o indeksach parzystych przy zastosowaniu pojedynczego elementu arytmetycznego i odpowiednio uszeregowanego zestawu rejestrów.

(2 zastrzeżenia)



A1 (21) 397671 (22) 2011 12 30

(51) H04B 1/56 (2006.01)
H04W 24/00 (2009.01)

(71) POLITECHNIKA GDAŃSKA, Gdańsk
(72) KATULSKI RYSZARD; STEFAŃSKI JACEK; MARCZAK ANDRZEJ; BRONK KRZYSZTOF

(54) Demonstrator jednoczesnej akwizycji i przetwarzania sygnałów wielu kanałów fizycznych systemów radiokomunikacyjnych pracujących w trybie duplexu częstotliwościowego

(57) Demonstrator jednoczesnej akwizycji i przetwarzania sygnałów wielu kanałów fizycznych systemów radiokomunikacyjnych pracujących w trybie duplexu częstotliwościowego charakteryzuje się tym, że składa się z co najmniej dwóch bloków analogowych (1),

