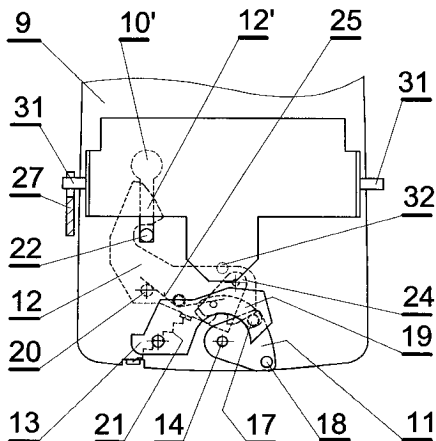


obudowy, ze stabilnym położeniem pośrednim odblokowania tylko połączenia uchwyty z obudową oraz z drugim położeniem skrajnym pełnego odblokowania. W zakresie obrotu krzywki głównej (11) od pierwszego położenia skrajnego do stabilnego położenia pośredniego krzywka główna (11) współpracuje tylko z dźwignią zatrzasku (12), natomiast w zakresie obrotu od stabilnego położenia pośredniego do drugiego położenia skrajnego krzywka główna (11) współpracuje także z krzywką dodatkową (13). W obudowie jedna ze skorup ma na jednym ze swych końców zaczep, a druga ze skorup (3) ma odpowiadające temu zaczepowi gniazdo. Na przeciwnych zaczepowi końcach obie skorupy połączone są ze sobą co najmniej jednym dwuramiennym zawiasem obrotowym, którego ramiona (27) zamocowane są obrotowo we wnętrzu odpowiadającej im skorupy i ryglowane w położeniu zamkniętym.

(12 zastrzeżeń)



DZIAŁ H

ELEKTROTECHNIKA

A1 (21) 386193 (22) 2008 09 30

(51) H03F 3/00 (2006.01)
H04J 3/00 (2006.01)

(71) Akademia Górniczo-Hutnicza im. Stanisława Staszica, Kraków

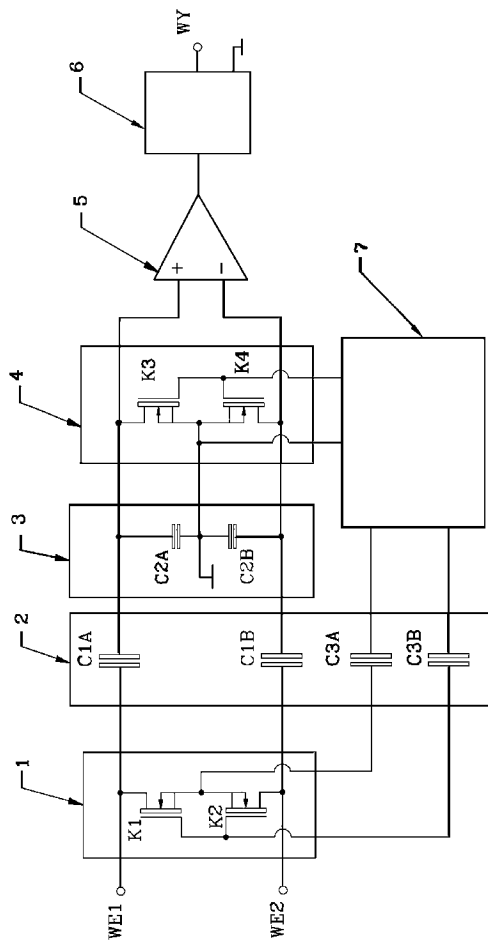
(72) Szyper Michał, Żegleń Tadeusz, Boroń Artur, Gryboś Paweł, Szczygiel Robert

(54) Sposób transferu sygnałów analogowych przez barierę pojemnościową i układ elektroniczny przeznaczony do transferu sygnałów analogowych przez barierę pojemnościową

(57) Przedmiotem wynalazku jest sposób transferu sygnałów analogowych przez barierę pojemnościową oraz układ elektroniczny przeznaczony do transferu sygnałów analogowych przez barierę pojemnościową zapewniający zwiększoną odporność na obecność wysokich napięć pomiędzy obwodem wejściowym i obwodem wyjściowym. Sposób transferu sygnałów analogowych polega na tym, że za pomocą półprzewodnikowych łączników realizuje się procesy szybkiego ładowania pojemności stanowiących

dwa symetryczne dzielniki pojemnościowe do wartości napięć równej lub proporcjonalnej do chwilowej wartości napięcia wejściowego i szybkiego rozładowania pojemności stanowiących dzielniki pojemnościowe do wartości napięcia zbliżonej do zera, przy czym wymienione procesy ładowania i rozładowania realizuje się cyklicznie z ustaloną częstotliwością. Układ elektroniczny ma blok wejściowy (1), który zawiera zespół co najmniej dwóch półprzewodnikowych łączników (K1), (K2), które dołączone są do zacisków wejściowych oraz kondensatorów (C1A), (C1B) stanowiących barierę izolacyjną, które z kolei połączone są z blokiem kondensatorów symetryzujących (C2A), (C2B), ponadto do wspólnych węzłów łączących kondensatory (C1A), (C2A) oraz (C1B), (C2B) dołączone są łączniki (K3), (K4) oraz wejścia dolno-pasmowego wzmacniacza różnicowego (5).

(8 zastrzeżeń)



A1 (21) 386192 (22) 2008 09 30

(51) H03F 3/387 (2006.01)

(71) Akademia Górniczo-Hutnicza im. Stanisława Staszica, Kraków

(72) Szyper Michał, Żegleń Tadeusz, Boroń Artur, Gryboś Paweł, Szczygiel Robert

(54) Układ elektryczny zwiększający odporność izolatorów galwanicznych na wysokonapięciowe zakłócenia wspólne

(57) Przedmiotem wynalazku jest układ elektryczny zwiększający odporność izolatorów galwanicznych na wysokonapięciowe zakłócenia wspólne pełniący funkcję wysokonapięciowego separatora napięć stałych i zmiennych małej częstotliwości przeznaczony do stosowania w galwanicznych izolatorach umożliwiających transfer sygnałów analogowych. Układ elektryczny ma separujące pojemności (C1A), (C1B) stanowiące barierę pojemnościową, które dołączone są do pojemności symetryzujących (C2A), (C2B), przy czym kombinacje pojemności (C1A) z (C2A) oraz (C1B) z (C2B) stanowią

pojemnościowe dzielniki napięcia o wysokim współczynniku podziału, których wyjścia połączone są z wejściami szerokopasmowego wzmacniacza instrumentalnego (3), który poprzez amplifiltr pasmowy (4) połączony jest z demodulatorem (5).

(3 zastrzeżenia)

