



Urząd Patentowy  
Rzeczypospolitej Polskiej

②① Numer zgłoszenia: 285884

⑤① IntCl<sup>5</sup>:  
H02M 1/08

②② Data zgłoszenia: 28.06.1990

⑤④ Analogowy synchronizator impulsów wyzwalających tyrystorowy przekształtnik mostkowy

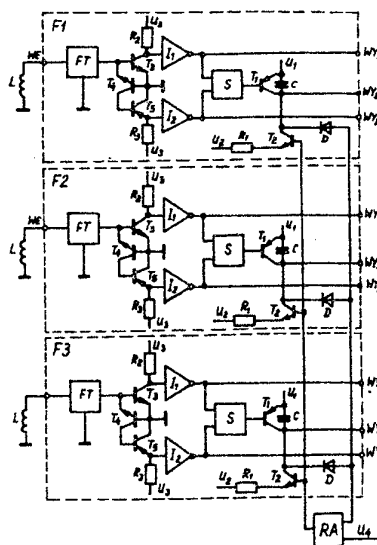
④③ Zgłoszenie ogłoszono:  
10.12.1990 BUP 25/90

④⑤ O udzieleniu patentu ogłoszono:  
30.07.1993 WUP 07/93

⑦③ Uprawniony z patentu:  
Akademia Górniczo-Hutnicza  
im. Stanisława Staszica, Kraków, PL

⑦② Twórcy wynalazku:  
Aleksander Dziadecki, Kraków, PL  
Janusz Grzegorski, Kraków, PL  
Józef Skotniczny, Kraków, PL

⑤⑦ Analogowy synchronizator impulsów wyzwalających tyrystorowy przekształtnik mostkowy zawierający człony formujące, z których każdy wyposażony jest w pierwszy tranzystor mający pomiędzy emiter i kolektor włączony kondensator, przy czym emiter tranzystora jest podłączony do pierwszego zewnętrznego źródła napięcia zasilającego, a kolektor jest połączony z kolektorem drugiego tranzystora, którego emiter poprzez pierwszy rezystor jest połączony z drugim zewnętrznym źródłem napięcia zasilającego oraz mający trzy uzwojenia synchronizujące, jednym końcem połączone z masą układu, **znamienny tym**, że drugi koniec każdego uzwojenia synchronizującego (L) jest podłączony odpowiednio do wejść (WE) członów formujących (F1 - F3), a wejście (WE) każdego członu formującego (F1 - F3) poprzez dolnoprzepustowy filtr (FT), korzystnie dający przesunięcie fazowe 30° elektrycznych dla częstotliwości 50 Hz, połączone jest z bazą trzeciego tranzystora (T<sub>3</sub>) i z emiterem czwartego tranzystora (T<sub>4</sub>), którego kolektor jest połączony z bazą piątego tranzystora (T<sub>5</sub>), a kolektor tego tranzystora (T<sub>5</sub>) oraz baza czwartego tranzystora (T<sub>4</sub>) i emiter trzeciego tranzystora (T<sub>3</sub>) są połączone z masą układu, zaś kolektor trzeciego tranzystora (T<sub>3</sub>) jest połączony z wejściem pierwszego inwertera (I<sub>1</sub>) i równocześnie poprzez drugi rezystor (R<sub>2</sub>) z trzecim zewnętrznym źródłem napięcia zasilającego (U<sub>3</sub>), z którym poprzez trzeci rezystor (R<sub>3</sub>) są połączone emiter piątego tranzystora (T<sub>5</sub>) i wejście drugiego inwertera (I<sub>2</sub>), natomiast wyjścia pierwszego i drugiego inwertera (I<sub>1</sub>, I<sub>2</sub>) są połączone odpowiednio z wyjściami (WY<sub>1</sub>) i (WY<sub>2</sub>) członu formującego (F1 - F3) oraz z wejściami sumatora (S), którego wyjście jest połączone ...



ANALOGOWY SYNCHRONIZATOR IMPULSÓW  
WYZWALAJĄCYCH TYRYSTOROWY PRZEKSZTAŁNIK MOSTKOWY

Z a s t r z e ż e n i e   p a t e n t o w e

Analogowy synchronizator impulsów wyzwających tyristorowy przekształtnik mostkowy zawierający człony formujące, z których każdy wyposażony jest w pierwszy tranzystor mający pomiędzy emiter i kolektor włączony kondensator, przy czym emiter tranzystora jest podłączony do pierwszego zewnętrznego źródła napięcia zasilającego, a kolektor jest połączony z kolektorem drugiego tranzystora, którego emiter poprzez pierwszy rezystor jest połączony z drugim zewnętrznym źródłem napięcia zasilającego oraz mający trzy uzwojenia synchronizujące, jednym końcem połączone z masą układu, z n a m i e n n y   t y m, że drugi koniec każdego uzwojenia synchronizującego (L) jest podłączony odpowiednio do wejść (WE) członów formujących (F1 - F3), a wejście (WE) każdego członu formującego (F1 - F3) poprzez dolnoprzepustowy filtr (FT), korzystnie dający przesunięcie fazowe 30° elektrycznych dla częstotliwości 50 Hz, połączony jest z bazą trzeciego tranzystora (T<sub>3</sub>) i z emitern czwartego tranzystora (T<sub>4</sub>), którego kolektor jest połączony z bazą piątego tranzystora (T<sub>5</sub>), a kolektor tego tranzystora (T<sub>5</sub>) oraz baza czwartego tranzystora (T<sub>4</sub>) i emiter trzeciego tranzystora (T<sub>3</sub>) są połączone z masą układu, zaś kolektor trzeciego tranzystora (T<sub>3</sub>) jest połączony z wejściem pierwszego inwertera (I<sub>1</sub>) i równocześnie poprzez drugi rezystor (R<sub>2</sub>) z trzecim zewnętrznym źródłem napięcia zasilającego (U<sub>3</sub>), z którym poprzez trzeci rezystor (R<sub>3</sub>) są połączone emiter piątego tranzystora (T<sub>5</sub>) i wejście drugiego inwertera (I<sub>2</sub>), natomiast wyjścia pierwszego i drugiego inwertera (I<sub>1</sub>, I<sub>2</sub>) są połączone odpowiednio z wyjściami (WY<sub>1</sub>) i (WY<sub>2</sub>) członu formującego (F1 - F3) oraz z wejściami sumatora (S), którego wyjście jest połączone z bazą znanego pierwszego tranzystora (T<sub>1</sub>), którego kolektor jest dodatkowo połączony z katodą diody (D) i równocześnie z kolejnym wyjściem (WY<sub>3</sub>) członu formującego (F1 - F3), przy czym anody diod (D) każdego członu formującego (F1 - F3) są ze sobą zwarte i przyłączone do jednego z wejść regulatora amplitudy (RA), którego drugie wejście jest połączone ze źródłem napięcia odniesienia (U<sub>4</sub>), zaś wyjście tego regulatora (RA) jest połączone z bazą drugiego tranzystora (T<sub>2</sub>) we wszystkich członach formujących (F1 - F3).

\*\*\*

Przedmiotem wynalazku jest analogowy synchronizator impulsów wyzwających tyristorowy przekształtnik mostkowy, znajdujący zastosowanie w układach regulacji elektrycznych napędów przekształtnikowych.

Znany z polskiego opisu patentowego nr 120 719 synchronizator analogowy ma punkty zasilania połączone z zewnętrznym źródłem zasilania, którego punkt środkowy jest połączony z masą układu. Z dodatnim biegunem źródła zasilania jest połączony scalony stabilizator napięcia, stanowiący względem masy źródło zasilania. Z ujemnym biegunem źródła zasilania jest połączony drugi scalony stabilizator napięcia, który stanowi względem masy źródło zasilania. Z tymi źródłami zasilania obydwóch stabilizatorów jest połączonych sześć identycznych członów formujących. W każdym członie formującym emiter pierwszego tranzystora jest połączony poprzez rezystor z dodatnim biegunem zewnętrznego źródła zasilania, a baza łączy się z dodatnim biegunem źródła zasilania. Kolektor pierwszego tranzystora jest połączony z kondensatorem, który z drugiej strony łączy się z ujemnym biegunem źródła zasilania. Kolektor drugiego tranzystora jest połączony poprzez drugi rezystor z dodatnim biegunem źródła zasilania oraz z bazą trzeciego tranzystora. Kolektor trzeciego tranzystora jest połączony poprzez trzeci rezystor z bazą czwartego tranzystora, z którą łączy się również

kolektor tranzystora pierwszego i kondensator. Kolektor czwartego tranzystora jest połączony z dodatnim biegunem źródła zasilania a jego emiter jest połączony z wyjściem członu formującego i poprzez czwarty rezystor z ujemnym biegunem źródła zasilania drugiego stabilizatora i trzeciego tranzystora. Baza drugiego tranzystora jest połączona z wejściem członu formującego. Z ujemnym biegunem źródła zasilania drugiego stabilizatora zasilania jest połączony ujemny biegun trójfazowego mostka diodowego. Punkty zasilania gałęzi tego mostka są połączone poprzez rezystory: pięć, sześć i siedem zgodnie z następstwem faz sieci zasilającej z wejściem pierwszego, trzeciego i piątego członu formującego. Z punktami zasilania gałęzi mostka diodowego, poprzez rezystory: osiem, dziewięć i dziesięć są połączone bazy tranzystorów: pięć, sześć i siedem. Emitery tych tranzystorów są połączone z dodatnim biegunem mostka, zaś kolektory są połączone poprzez rezystory: jedenaście, dwanaście i trzynaście z ujemnym biegunem mostka a poprzez rezystory: czternaście, piętnaście i szesnaście kolektory łączą się zgodnie z następstwem faz sieci zasilającej, z wejściami drugiego, czwartego i szóstego członu formującego.

Układ według wynalazku, zawierający człony formujące, z których każdy wyposażony jest w pierwszy tranzystor mający pomiędzy emiter i kolektor włączony kondensator, przy czym emiter tranzystora jest podłączony do pierwszego zewnętrznego źródła napięcia zasilającego, a kolektor jest połączony z kolektorem drugiego tranzystora, którego emiter poprzez pierwszy rezystor, jest połączony z drugim zewnętrznym źródłem napięcia zasilającego oraz mający trzy uzwojenia synchronizujące jednym końcem połączone z masą układu, charakteryzuje się tym, że drugi koniec każdego uzwojenia synchronizującego jest podłączony do wejścia odpowiedniego członu formującego, a wejście każdego członu formującego poprzez dolnoprzepustowy filtr, korzystnie dający przesunięcie fazowe  $30^\circ$  elektrycznych dla częstotliwości 50 Hz, połączone jest z bazą trzeciego tranzystora i z emiterym czwartego tranzystora, którego kolektor jest połączony z bazą piątego tranzystora. Kolektor piątego tranzystora, baza czwartego tranzystora i emiter trzeciego tranzystora są połączone z masą układu. Kolektor trzeciego tranzystora jest połączony z wejściem pierwszego inwertera i równocześnie poprzez drugi rezystor z trzecim zewnętrznym źródłem napięcia zasilającego. Emiter piątego tranzystora jest połączony z wejściem drugiego inwertera i równocześnie poprzez trzeci rezystor z trzecim zewnętrznym źródłem napięcia zasilającego. Wyjścia pierwszego i drugiego inwertera są połączone odpowiednio z pierwszym i drugim wyjściem członu formującego oraz z wejściami sumatora, którego wyjście jest połączone z bazą pierwszego tranzystora. Kolektor pierwszego tranzystora jest dodatkowo połączony z katodą diody i równocześnie z kolejnym wyjściem członu formującego. Anody diod każdego członu formującego są ze sobą zwarte i przyłączone do jednego z wejść regulatora amplitudy, którego drugie wejście jest połączone ze źródłem napięcia odniesienia. Wyjście regulatora jest połączone z bazą drugiego tranzystora we wszystkich członach formujących.

Analogowy synchronizator impulsów wyzwalających tyrystorowy przekształtnik mostkowy, według wynalazku, umożliwia pracę przy zmiennej częstotliwości napięcia sieci, bez obawy wystąpienia niepożądanych zmian kątów wysterowania zaworów przekształtnika. Umożliwia także generowanie impulsów wyzwalających tyrystory mostkowego przekształtnika niezależnie od następstwa faz sieci zasilającej przekształtnik wraz z układem jego regulacji oraz wykorzystanie tych samych uzwojeń synchronizujących jako zasilające dla zasilaczy.

Przedmiot wynalazku uwidoczniiony jest w przykładzie wykonania na rysunku przedstawiającym schemat blokowo-ideowy analogowego synchronizatora impulsów wyzwalających tyrystorowy przekształtnik mostkowy.

Analogowy synchronizator impulsów wyzwalających, według wynalazku, ma trzy uzwojenia synchronizujące L przyłączone jednym końcem do masy układu a drugim do wejść WE trzech

identycznych członów formujących F1, F2 i F3. Wejście WE każdego członu formującego F1 - F3 jest połączone poprzez dolnoprzepustowy filtr FT typu I z bazą trzeciego tranzystora  $T_3$  i z emiterem czwartego tranzystora  $T_4$ , którego kolektor jest połączony z bazą piątego tranzystora  $T_5$ . Kolektor piątego tranzystora  $T_5$ , baza czwartego tranzystora  $T_4$  i emiter trzeciego tranzystora  $T_3$  są połączone z masą układu. Kolektor trzeciego tranzystora  $T_3$  jest połączony z wejściem pierwszego inwertera  $I_1$  i równocześnie poprzez drugi rezystor  $R_2$  z trzecim zewnętrznym dodatnim źródłem napięcia zasilającego  $U_3$ . Emiter piątego tranzystora  $T_5$  jest połączony z wejściem drugiego inwertera  $I_2$  i równocześnie poprzez trzeci rezystor  $R_3$  z trzecim zewnętrznym dodatnim źródłem napięcia zasilającego  $U_3$ . Wyjścia obydwu inwerterów  $I_1, I_2$  połączone są odpowiednio z pierwszym i drugim wyjściem WY<sub>1</sub> i WY<sub>2</sub> członu formującego F1 - F3 i równocześnie z wejściami sumatora S, którego wyjście jest połączone z bazą pierwszego tranzystora  $T_1$ . Pomiedzy emiter i kolektor tego tranzystora  $T_1$  jest włączony kondensator C. Emiter pierwszego tranzystora  $T_1$  jest podłączony do pierwszego zewnętrznego dodatniego źródła napięcia zasilającego  $U_1$ , a kolektor połączony jest z kolektorem drugiego tranzystora  $T_2$ , którego emiter poprzez pierwszy rezystor  $R_1$  jest połączony z drugim zewnętrznym ujemnym źródłem napięcia zasilającego  $U_2$ . Kolektor pierwszego tranzystora  $T_1$  jest dodatkowo połączony z katodą diody D i z kolejnym wyjściem WY<sub>3</sub> członu formującego F1 - F3. Anody diod D każdego członu formującego F1 - F3 są ze sobą zwarte i przyłączone są do jednego z wejść regulatora amplitudy RA, którego drugie wejście jest połączone ze źródłem ujemnego napięcia odniesienia  $U_4$ , zaś wyjście tego regulatora RA jest połączone z bazą drugiego tranzystora  $T_2$  we wszystkich członach formujących F1 - F3.

Działanie synchronizatora impulsów, według wynalazku, polega na tym, że do wejść WE członów formujących F1 - F3 dołącza się trójfazowe napięcie, synchroniczne z napięciem zasilającym przekształtnik. Sygnał o przebiegu sinusoidalnym, po przejściu przez dolnoprzepustowy filtr FT typu I, który wprowadza przesunięcie fazowe około 30° elektrycznych, zostaje przekształcony w układzie tranzystorów  $T_3 - T_5$  połączonych z rezystorami  $R_2, R_3$  i inwerterami  $I_1, I_2$  na dwa sygnały logiczne. Gdy napięcie wyjściowe dolnoprzepustowego filtra FT ma wartość dodatnią i większą niż napięcie baza - emiter tranzystora  $T_3$ , wówczas sygnał logiczny na wyjściu inwertera  $I_1$ , a więc i na wyjściu WY<sub>1</sub> członu formującego F1 - F3, przyjmuje stan wysoki. Gdy napięcie wyjściowe dolnoprzepustowego filtra FT przyjmuje wartość ujemną, której bezwzględna wartość jest większa od napięcia baza - emiter tranzystora  $T_4$ , wówczas na wyjściu inwertera  $I_2$  oraz na wyjściu WY<sub>2</sub> członu formującego F1 - F3 występuje stan wysoki.

Napięcie wyjściowe filtra FT, którego wartość bezwzględna jest mniejsza od napięcia baza - emiter tranzystora  $T_3$  lub  $T_4$  daje na wyjściach obu inwerterów  $I_1, I_2$  jednocześnie stan niski i za pośrednictwem sumatora S wysterowuje tranzystor  $T_1$  powodując zwarcie kondensatora C. Wysoki stan na wyjściu któregośkolwiek z inwerterów  $I_1, I_2$  blokuje tranzystor  $T_1$  a kondensator C jest ładowany stałym prądem wyznaczonym tranzystorem  $T_2$  i rezystorem  $R_1$ . W wyniku tego na okładkach kondensatora C uzyskuje się w czasie jednego okresu napięcia sieci, napięcie piłokształtne o dwu przebiegach przesunięte względem siebie o 1/2 okresu napięcia sieci.

Przeładowanie kondensatora C stałym prądem powoduje zmianę napięcia na wyjściu WY<sub>3</sub> członu formującego F1 - F3 od wartości napięcia dodatniego źródła napięcia  $U_1$  do wartości napięcia ujemnego źródła napięcia  $U_4$ .

Regulator RA przez porównanie minimalnych wartości napięć: na kondensatorach C za pomocą diod D i napięcia odniesienia  $-U_4$ , powoduje, że średnia wartość amplitudy przeładowań kondensatorów C we wszystkich członach formujących F1 - F3 jest stała. Zmniejszenie średniej wartości tych amplitud na przykład na skutek wzrostu częstotliwości napięcia sieci

powoduje zmianę wysterowania tranzystorów  $T_2$  przez sygnał z regulatora amplitudy RA wywołując zwiększenie prądu ładowania kondensatorów C, a w konsekwencji zwiększenie średniej wartości amplitudy przeładowań kondensatorów C. Na wyjściach WY<sub>3</sub> członów formujących F1 - F3 pojawi się w ciągu okresu napięcia sieci sześć napięć piłokształtnych przesuniętych względem siebie o 1/6 okresu wraz z towarzyszącymi im sygnałami jedynek logicznych na wyjściach WY<sub>1</sub> lub WY<sub>2</sub> członów formujących F1 - F3.

