

(19)



URZĄD
PATENTOWY
RZECZYPOSPOLITEJ
POLSKIEJ

(10)

PL 442655 A1

(12)

Opis zgłoszeniowy wynalazku (z daty zgłoszenia)

(21) Numer zgłoszenia: 442655

(22) Data zgłoszenia: 2022.10.27

(43) Data publikacji o zgłoszeniu: 2024.04.29 BUP 18/2024

(51) MKP:

H02M 7/487 (2007.01)

(71) Zgłaszający:

AKADEMIA GÓRNICZO-HUTNICZA
IM. STANISŁAWA STASZICA W KRAKOWIE,
Kraków, PL

(72) Twórca(-y):

ROBERT STALA, Kraków, PL

(74) Pełnomocnik:

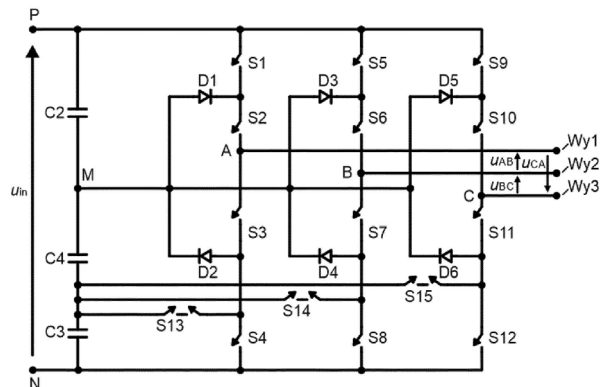
rzech. pat. Andrzej Rogowski, Kraków, PL

(54) Tytuł:

Wielopoziomowy falownik napięcia z poziomowaniem diodowym, o zminimalizowanej liczbie tranzystorów

(57) Skróć opisu:

Przedmiotem zgłoszenia jest wielopoziomowy falownik napięcia z poziomowaniem diodowym o zminimalizowanej liczbie tranzystorów, umożliwiający wielopoziomową modulację napięcia wyjściowego, utworzony poprzez modyfikację klasycznego falownika typu NPC. Modyfikacja trójfazowego falownika NPC z diodami poziomującymi została zrealizowana poprzez dołączenie do niego dodatkowego układu składającego się z dzielnika kondensatorowego, stanowiącego szeregowe połączenie kondensatorów C3 i C4 oraz trzech gałęzi zawierających po jednym sterowanym łączniku dwukierunkowym (S13, S14 i S15), które łączą punkt wspólnego połączenia kondensatorów C3 i C4 z poszczególnymi gałęziami fazowymi falownika NPC. Falownik realizowany jest w czterech wersjach. W wersji pierwszej i drugiej dzielnik kondensatorowy układu dodatkowego zastępuje jeden z kondensatorów dzielnika wejściowego falownika NPC, a w wersji trzeciej i czwartej jest połączony równolegle z jednym z kondensatorów dzielnika wejściowego falownika NPC. Napięcie między fazami układu, będące różnicą napięć dwóch gałęzi układu może przyjmować wartości: U_{in} , $4U_{in}/3$, $U_{in}/2$, $U_{in}/4$, 0, $-U_{in}/4$, $-U_{in}/2$, $-4U_{in}/3$, $-U_{in}$, czyli na 9 poziomach.



Wielopoziomowy falownik napięcia z poziomowaniem diodowym, o zminimalizowanej liczbie tranzystorów.

Przedmiotem wynalazku jest wielopoziomowy falownik napięcia z poziomowaniem diodowym, o zminimalizowanej liczbie tranzystorów umożliwiający wielopoziomową modulację napięcia wyjściowego, utworzony poprzez modyfikację klasycznego falownika typu NPC.

Przekształtniki DC-AC stosuje się w systemach przekształcania energii elektrycznej, w szczególności w systemach pozyskiwania energii ze źródeł odnawialnych, gdzie wymagane jest zasilanie odbiornika napięciem przemiennym lub przekaz energii do sieci napięcia przemiennego, a także w systemach napędowych prądu przemiennego, lub w systemach bezprzerwowego zasilania (UPS).

Jedną z najbardziej rozpowszechnionych topologii wielopoziomowych przekształtników energii elektrycznej, jest falownik napięcia z poziomowaniem diodowym NPC (ang. Neutral Point Clamped). Ze względu na parametry produkowanych współcześnie przyrządów półprzewodnikowych (głównie maksymalne napięcie blokowania i prąd przewodzenia), wysoką niezawodność oraz względną prostotę konstrukcji, najczęściej wykorzystywana jest w aplikacjach przemysłowych trójfazowa topologia trójpoziomowa. Realizacja układu NPC o większej liczbie poziomów jest możliwa przy

zapewnieniu dodatkowych środków zapewniających równomierny podział napięcia wejściowego na kondensatorach po stronie napięcia stałego. Poprzez liczbę poziomów danego falownika, rozumie się liczbę stopni napięciowych (poziomów napięcia) możliwych do wygenerowania za pomocą pojedynczej gałęzi fazowej. Jednym z kierunków rozwoju falowników napięcia jest zwiększanie liczby poziomów modulacji ich napięcia wyjściowego. Możliwość wygenerowania większej liczby stopni napięciowych przez pojedynczą gałąź fazową falownika poprawia jego pracę w zakresie odwzorowania wejściowego napięcia stałego w postaci wyjściowego referencyjnego napięcia przemiennego. W klasycznych topologiach uzyskuje się to przez zwiększenie liczby elementów układu. W układzie trójfazowego falownika NPC z diodami poziomującymi wzrost liczby poziomów modulacji napięcia wyjściowego wymaga zastosowania topologii o większej liczbie tranzystorów i diod.

Rozbudowany w ten sposób układ klasyczny zdolny do generowania 5 poziomów napięcia w każdej gałęzi i 9 poziomów napięć międzyfazowych zawiera dzielnik wejściowy złożony z czterech kondensatorów oraz 3 gałęzie fazowe po 8 łączników i 3 zestawy gałęzi diodowych po 6 diod dla każdej fazy. Daje to konieczność użycia łącznie 24 tranzystorów i 18 diod dla uzyskania układu trójfazowego o 9 poziomach napięć wyjściowych międzyfazowych.

Korzystne jest, jeżeli wzrost liczby elementów w układzie przy wzroście liczby poziomów napięcia wyjściowego jest jak najmniejszy. Korzystne jest również jeżeli wzrost liczby poziomów może być uzyskany przez zwiększenie liczby tranzystorów w układzie bez zwiększania liczby diod. W układach o odpowiednio małych prądach uzyskuje się w ten sposób niewielkie straty wynikające z przepływu prądu przez elementy półprzewodnikowe. Nie stosując dodatkowych

diod w układzie przekształtnikowym unika się strat wynikających z ich przełączania.

W stanie techniki znane są rozwiązania dostosowujące topologie falownika napięcia z poziomowaniem diodowym NPC, do realizacji zwiększonej liczby poziomów modulacji ich napięcia wyjściowego.

W artykule autorstwa A. Nabae, I. Takahashi and H. Akagi, "A New Neutral-Point-Clamped PWM Inverter," in IEEE Transactions on Industry Applications, vol. IA-17, no. 5, pp. 518-523, Sept. 1981, opisano klasyczną topologię falownika napięcia NPC polegającą na tym, że napięcie wyjściowe pojedynczej fazy może przyjmować wartości na trzech poziomach przez dołączenie do potencjału dodatniego, lub ujemnego napięcia stałego wejściowego, lub do punktu środkowego dzielnika napięcia stałego.

Również w artykule autorstwa M. Schweizer, T. Friedli and J. W. Kolar, "Comparison and implementation of a 3-level NPC voltage link back-to-back converter with SiC and Si diodes," 2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), Palm Springs, CA, USA, 2010, pp. 1527-1533, zostały ujawnione badania trójpoziomowych przekształtników typu NPC, mające na celu poprawę sprawności przekształtnika przez zastosowanie odpowiednich elementów półprzewodnikowych.

Układ typu NPC z diodami poziomującymi o gałęziach czteropoziomowych przedstawiono w artykule autorstwa Stala, R. (2020), Natural DC-link voltage balance in a single-phase NPC inverter with four-level legs and novel modulation method. IET Power Electronics, 13: 3764-3776. <https://doi.org/10.1049/iet-pel.2020.0050>. W każdej z gałęzi układu zastosowano 6 tranzystorów i cztery diody, a

przedstawione wyniki dowodzą możliwości sterowania układu mostkowego typu NPC o czterech poziomach z zachowaniem właściwego podziału napięcia wejściowego na kondensatorach po stronie napięcia stałego układu.

Zanany jest z europejskiego opisu patentowego o nr EP 2590312 układ trójpoziomowego falownika NPC o podwyższonej sprawności, którego modyfikacja układu polega jedynie na dodaniu dwóch elementów przełączających połączonych szeregowo i wpiętych równolegle do gałęzi fazowej oraz do pojemnościowego dzielnika wejściowego, pomiędzy dodatni zacisk wejściowy napięcia zasilającego a ujemny zacisk tego napięcia. Gałąź dodatkowych elementów przełączających połączona jest z gałęzią fazową falownika w ten sposób, że punkt połączenia wyjścia łącznika pierwszego z wejściem łącznika drugiego gałęzi dodatkowych elementów przełączających jest połączony z punktem łączącym wyjście łącznika drugiego z wejściem łącznika trzeciego gałęzi fazowej falownika i stanowi zacisk wyjściowy falownika.

W amerykańskim opisie patentowym US 9083230 przedstawiono wielopoziomowe stopnie i systemy przekształtnikowe z zaciskiem punktu neutralnego, w których stopień przekształtnika zawiera obwód rdzenia falownika NPC, zmodyfikowany o dodatkowe gałęzie kondensatorowe.

Wiele stopni falownika może być połączonych kaskadowo lub połączonych w różnych konfiguracjach w celu wdrożenia jedno- lub wielofazowych systemów konwersji mocy, a wyższe napięcia wyjściowe można osiągnąć, formując stopnie konwertera w konfigurację mostka H i łącząc wiele stopni mostka H szeregowo za pomocą jednego inne.

Uzyskanie możliwości zwiększonej liczby poziomów napięcia wyjściowego w układzie klasycznego trójfazowego falownika napięcia z poziomowaniem diodowym umożliwia uzyskanie wyższej sprawności, zmniejszenie strat a w konsekwencji wzrost mocy wyjściowej przekształtnika i wzrost niezawodności systemu, zmniejszenie indukcyjności dławików i pojemności kondensatorów w filtrach po stronie napięcia przemiennego, zmniejszenie zakłóceń spowodowanych zmianami napięcia na wyjściu falownika i ułatwia zmniejszenie współczynnika zawartości wyższych harmonicznymi (THD, ang. *Total Harmonic Distortion*).

Problemem wynalazczym jest modyfikacja klasycznego trójfazowego falownika napięcia z poziomowaniem diodowym w celu przekształcenia go w falownik o dziewięciu poziomach napięcia wyjściowego umożliwiającą uzyskanie wyższej sprawności, zmniejszenie strat a w konsekwencji wzrost mocy wyjściowej przekształtnika i wzrost niezawodności systemu, zmniejszenie indukcyjności dławików i pojemności kondensatorów w filtrach po stronie napięcia przemiennego, zmniejszenie zakłóceń spowodowanych zmianami napięcia na wyjściu falownika i ułatwia zmniejszenie współczynnika zawartości wyższych harmonicznymi (THD, ang. *Total Harmonic Distortion*), przy jednoczesnym zminimalizowaniu liczby tranzystorów użytych do realizacji zmodernizowanego układu.

Cel polegający na rozwiązaniu problemu wynalazczego został uzyskany poprzez modyfikację klasycznego trójfazowego falownika napięcia z poziomowaniem diodowym w układzie, który jest przedmiotem wynalazku.

Istota wielopoziomowego falownika napięcia, z poziomowaniem diodowym, o zminimalizowanej liczbie tranzystorów, zawierającego rdzeń falownika NPC w postaci obwodu pośredniego prądu stałego zawierającego co najmniej pierwszą i drugą pojemność C1 i C2, o jednakowej wartości, stanowiące pojemnościowy dzielnik wejściowy, włączony pomiędzy wejściowy zacisk dodatni P a wejściowy zacisk ujemnym N, oraz co najmniej dwa obwody do generowania faz napięcia przemiennego, gdzie główna gałąź obwodu pierwszej fazy, składa się z szeregowego połączenia czterech sterowanych łączników elektronicznych S1, S2, S3 i S4 i włączonej pomiędzy wejściowy zacisk dodatnim P a wejściowy zacisk ujemny N oraz gałęzi dodatkowej stanowiącej szeregowo połączenie diod poziomujących D1 i D2, przy czym katoda diody D1 przyłączona jest do punktu połączenia sterowanych łączników elektronicznych S1 i S2 a anoda diody D2 przyłączona jest do punktu połączenia sterowanych łączników elektronicznych S3 i S4 zaś punkt połączenia anody diody D1 z katodą diody D2 połączony jest z punktem środkowym M stałonapięciowego obwodu pośredniczącego, znajdującym się pomiędzy kondensatorami C1 i C2 dzielnika wejściowego. Natomiast połączenia sterowanych łączników elektronicznych S2 i S3 stanowi punkt A połączony jest z zaciskiem wyjściowym Wy1. Obwody do generowania drugiej i trzeciej fazy napięcia przemiennego mają identyczną topologię jak obwód dla generowania pierwszej fazy, przy czym główną gałąź obwodu drugiej fazy stanowi szeregowo połączenie czterech sterowanych łączników elektronicznych S5, S6, S7 i S8 a gałąź dodatkową stanowi szeregowo połączenie poziomujących diod D3 i D4, natomiast główną gałąź obwodu trzeciej fazy stanowi szeregowo połączenie czterech sterowanych łączników elektronicznych S9, S10, S11 i S12 a gałąź dodatkową stanowi

szeregowe połączenie poziomujących diod poziomujących D5 i D6. Zacisk wyjściowy Wy2 jest połączony z punktem B stanowiącym połączenie sterowanych łączników elektronicznych S6 i S7 a zacisk wyjściowy Wy3 jest połączony z punktem C stanowiącym połączenie sterowanych łączników elektronicznych S10 i S11, a łączniki falownika są sterowane za pośrednictwem centralnej jednostki sterującej charakteryzuje się tym, że dodatkowy dzielnik kondensatorowy, który stanowią kondensatory C3 i C4 połączone szeregowo, jest włączony szeregowo z kondensatorem wejściowym C2, w miejsce kondensatora C1, pomiędzy wejściowy zacisk ujemny N a punkt środkowy M stałonapięciowego obwodu pośredniczącego, znajdujący w punkcie połączenia ujemnego wyjścia kondensatora C2 z dodatnim wejściem kondensatora C4. Ujemne wyjście kondensatora C3, wchodzące w skład dodatkowego dzielnika kondensatorowego połączone z wejściowym zaciskiem ujemnym N napięcia zasilającego U_{IN} . Natomiast dodatnie wejście kondensatora C3 połączone jest z ujemnym wejściem kondensatora C4, którego wejście dodatnie połączone jest wyjściem ujemnym kondensatora C2, stanowiąc punkt środkowy M stałonapięciowego obwodu pośredniczącego.

Trzy dodatkowe gałęzie poziome, zawierające po jednym sterowanym łączniku dwukierunkowym S13, S14 i S15, łączą punkt połączenia kondensatorów C3 i C4 z gałęziami poszczególnych faz falownika trójpoziomowego typu NPC. Pierwsza gałąź, zawierająca łącznik dwukierunkowy S13, złożony z tranzystorów T113 i T213, łączy punkt połączenia kondensatorów C3 i C4 z punktem połączenia łączników S3 i S4 oraz anody diody D2. Druga gałąź zawierająca łącznik dwukierunkowy S14, złożony z tranzystorów T114 i T214, łączy punkt połączenia kondensatorów C3 i C4 z punktem połączenia łączników

S7 i S8 oraz anody diody D4. Natomiast trzecia gałąź zawierająca łącznik dwukierunkowy S15, złożony z tranzystorów T115 i T215, łączy punkt połączenia kondensatorów C3 i C4 z punktem połączenia łączników S11 i S12 oraz anody diody D6.

W drugiej wersji układu według wynalazku dodatkowy dzielnik kondensatorowy, który stanowią kondensatory C3 i C4 połączone szeregowo, jest włączony szeregowo z kondensatorem wejściowym C1, w miejsce kondensatora C2, pomiędzy wejściowy zacisk dodatni P a punkt środkowy M stałonapięciowego obwodu pośredniczącego znajdujący się w punkcie połączenia ujemnego wyjścia kondensatora C3 z dodatnim wejściem kondensatora C1. Natomiast trzy dodatkowe poziome gałęzie zawierające po jednym łączniku dwukierunkowym S13, S14 i S15 łączą punkt połączenia kondensatorów C3 i C4 z gałęziami poszczególnych faz falownika trójpoziomowego typu NPC, przy czym dodatnie wyjście kondensatora C4, wchodzącego w skład dodatkowego dzielnika kondensatorowego połączone z wejściowym zaciskiem dodatnim P, napięcia zasilającego U_{IN} a ujemne wejście kondensatora C4 połączone jest z dodatnim wejściem kondensatora C3, którego wejście ujemne połączone jest wyjściem dodatnim kondensatora C1, stanowiąc punkt środkowy M stałonapięciowego obwodu pośredniczącego. Natomiast punkt połączenia kondensatorów C3 i C4 jest połączony z punktem połączenia łączników S1 i S2 oraz katody diody D1 poprzez pierwszą gałąź poziomą zawierającą łącznik dwukierunkowy S13, złożony z tranzystorów T113 i T213, a z punktem połączenia łączników S5 i S6 oraz katody diody D3 poprzez drugą gałąź poziomą zawierającą łącznik dwukierunkowy S14, złożony z tranzystorów T114 i T214, zaś z punktem połączenia łączników S9 i

S10 oraz katody diody D5 poprzez trzecią gałąź poziomą zawierającą łącznik dwukierunkowy S15, złożony z tranzystorów T115 i T215.

W trzeciej wersji układu według wynalazku dodatkowy dzielnik kondensatorowy, który stanowią kondensatory C3 i C4 połączone szeregowo, jest włączony równolegle z kondensatorem wejściowym C1, pomiędzy punkt środkowy M stałonapięciowego obwodu pośredniczącego znajdujący się między pojemnościami C1 i C2 a wejściowym zaciskiem ujemnym N napięcia zasilającego U_{IN} , przy czym dodatnie wejście kondensatora C4 połączone jest z punktem środkowym M stałonapięciowego obwodu pośredniczącego, a dodatnie wejście kondensatora C3 połączone jest z ujemnym wejściem kondensatora C4, zaś jego ujemne wejście połączone jest z wejściowym zaciskiem ujemnym N napięcia zasilającego U_{IN} . Natomiast trzy dodatkowe poziome gałęzie zawierające po jednym łączniku dwukierunkowym S13, S14 i S15 łączą punkt połączenia kondensatorów C3 i C4 z gałęziami poszczególnych faz falownika trójpoziomowego typu NPC, i tak punkt połączenia kondensatorów C3 i C4 połączony jest z punktem połączenia łączników S3 i S4 oraz anodą diody D2 poprzez pierwszą gałąź poziomą zawierającą łącznik dwukierunkowy S13, złożony z tranzystorów T113 i T213, a z punktem połączenia łączników S7 i S8 oraz anody diody D4 poprzez drugą gałąź poziomą zawierającą łącznik dwukierunkowy S14, złożony z tranzystorów T114 i T214, zaś z punktem połączenia łączników S11 i S12 oraz anody diody D6 poprzez trzecią gałąź poziomą zawierającą łącznik dwukierunkowy S15, złożony z tranzystorów T115 i T215.

W czwartej wersji układu według wynalazku dodatkowy dzielnik kondensatorowy, który stanowią kondensatory C3 i C4 połączone szeregowo, jest włączony równolegle z kondensatorem wejściowym

C2, pomiędzy punkt środkowy M stałonapięciowego obwodu pośredniczącego znajdujący się między pojemnościami C1 i C2 a wejściowym zaciskiem dodatnim P napięcia zasilającego U_{IN} , przy czym dodatnie wejście kondensatora C4 połączone jest z wejściowym zaciskiem dodatnim P napięcia zasilającego U_{IN} , a ujemne wejście kondensatora C4 połączone jest z dodatnim wejściem kondensatora C3, którego ujemne wejście połączone jest z punktem środkowym M stałonapięciowego obwodu pośredniczącego. Natomiast trzy gałęzie zawierające po jednym łączniku dwukierunkowym S13, S14 i S15 łączą punkt połączenia kondensatorów C3 i C4 z gałęziami poszczególnych faz falownika trójpoziomowego typu NPC, i tak punkt połączenia kondensatorów C3 i C4 połączony jest z punktem połączenia łączników S1 i S2 oraz katodą diody D1 poprzez pierwszą gałąź poziomą zawierającą łącznik dwukierunkowy S13, złożony z tranzystorów T113 i T213, a z punktem połączenia łączników S5 i S6 oraz katody diody D3 poprzez drugą gałąź poziomą zawierającą łącznik dwukierunkowy S14, złożony z tranzystorów T114 i T214, zaś z punktem połączenia łączników S9 i S10 oraz katody diody D5 poprzez trzecią gałąź poziomą zawierającą łącznik dwukierunkowy S15, złożony z tranzystorów T115 i T215.

Korzystnym rozwiązaniem jest, aby w falowniku według wynalazku, każdy z łączników dwukierunkowych S13, S14 i S15 stanowi zespół dwóch tranzystorów, odpowiednio w łączniku S13 tranzystory T113 i T213, w łączniku S14 tranzystory T114 i T214 a w łączniku S15 tranzystory T115 i T215, połączonych przeciwsobnie poprzez połączenie źródeł obu tranzystorów każdego zespołu w przypadku zastosowania tranzystorów MOSFET lub GaN, oraz emiterów w przypadku zastosowania tranzystorów IGBT. Natomiast wejścia

każdego z łączników dwukierunkowych stanowi dren pierwszego tranzystora a wyjście łącznika dren drugiego tranzystora, lub kolektor drugiego tranzystora zespołu.

Korzystne jest również, aby każdy z łączników dwukierunkowych S13, S14 i S15 stanowił tranzystor GaN z podwójną bramką odpowiednio T313, T314 oraz T315 (tranzystor GaN o dwukierunkowym przewodzeniu i blokowaniu).

Korzystnym skutkiem zastosowania wielopoziomowego falownika napięcia z poziomowaniem diodowym, o zminimalizowanej liczbie tranzystorów, według wynalazku jest możliwość realizacji dziewięciu poziomów napięcia wyjściowego. Układ wielopoziomowy pozwala uzyskać bardziej zbliżony do sinusoidalnego kształt krzywej napięcia wyjściowego niż modernizowany układ trójpoziomowy. Falownik według wynalazku umożliwia uzyskanie wyższej sprawności, zmniejszenie współczynnika zawartości wyższych harmonicznnych (THD), redukuje gabaryty filtrów. Natomiast zmniejszenie liczby tranzystorów upraszcza system sterowania i zwiększa efektywność stosowania falownika według wynalazku w układach przyłączających do systemu energetycznego źródła o zmiennych parametrach elektrycznych.

Przedmiot wynalazku, w przykładach wykonania jest uwidoczniony na rysunku, na którym fig. 1 przedstawia uproszczony schemat ideowy falownika wielopoziomowego według wynalazku w podstawowej, pierwszej wersji modyfikującej i uzupełniającej topologię trzyczonowego falownika NPC, fig.2 przedstawia schemat ideowy falownika wielopoziomowego według wynalazku w pierwszej, podstawowej wersji, fig.3 przedstawia uproszczony schemat ideowy falownika wielopoziomowego według wynalazku w drugiej wersji, fig.4

przedstawia schemat ideowy falownika wielopoziomowego według wynalazku w drugiej wersji, natomiast fig. 5 przedstawia uproszczony schemat ideowy falownika wielopoziomowego według wynalazku w trzeciej wersji, fig.6 przedstawia schemat ideowy falownika wielopoziomowego według wynalazku w trzeciej wersji, fig.7 przedstawia uproszczony schemat ideowy falownika wielopoziomowego według wynalazku w czwartej a fig.8 przedstawia schemat ideowy falownika wielopoziomowego według wynalazku w czwartej wersji natomiast fig. 9 przedstawia uproszczony schemat ideowy falownika wielopoziomowego w trzeciej wersji, w której łączniki dwukierunkowe zostały zastąpione przez tranzystory GaN z podwójną bramką.

Falownik według wynalazku poprawia działanie falownika trójpoziomowego typu NPC (Neutral Point Clamped), który jest jednym z najczęściej stosowanych przemysłowych układów energoelektronicznych wykorzystywanych w układach falowników i prostowników. Układ NPC z diodami poziomującymi (ang. diode-clamped), w klasycznym rozwiązaniu, wykorzystuje w jednej gałęzi 4 tranzystory i 2 diody, co umożliwia modulację napięcia przemiennego na 3 poziomach. Układ NPC z diodami poziomującymi, w klasycznym rozwiązaniu, składa się z wejściowego dzielnika kondensatorowego stanowiącego szeregowe połączenie kondensatorów C1 i C2, który włączony jest pomiędzy dodatni biegun wejściowego napięcia U_{IN} a ujemny biegun wejściowy napięcia zasilającego U_{IN} .

Do dodatniego bieguna wejściowego napięcia zasilającego U_{IN} dołączony jest dren pierwszego tranzystora pierwszej gałęzi układu, z źródło pierwszego tranzystora połączone jest z drenem drugiego tranzystora, którego źródło połączone jest z drenem trzeciego

tranzystora, którego źródło połączone jest z drenem czwartego tranzystora, którego źródło dołączone jest do ujemnego bieguna wejściowego napięcia zasilającego U_{IN} . Do punktu wspólnego połączenia tranzystora pierwszego i drugiego pierwszej gałęzi układu dołączona jest katoda diody D1, a do punktu wspólnego połączenia tranzystora trzeciego i czwartego pierwszej gałęzi układu dołączona jest anoda diody D2, której katoda łączy się z anodą diody D1 i punktem wspólnego połączenia kondensatorów C1 i C2 dzielnika napięcia wejściowego.

Modyfikacja układu NPC z diodami poziomującymi, w klasycznym rozwiązaniu, została zrealizowana poprzez dołączenie układu dodatkowego składającego się z dzielnika kondensatorowego stanowiącego szeregowo połączenie kondensatorów C3 i C4 oraz trzech gałęzi zawierających po jednym sterowanym łączniku dwukierunkowym (S13, S14 i S15), które łączą punkt wspólnego połączenia kondensatorów C3 i C4 z poszczególnymi gałęziami fazowymi falownika NPC.

Falownik według wynalazku realizowany jest w czterech wersjach. W wersji pierwszej i drugiej dzielnik kondensatorowy układu dodatkowego zastępuje jeden z kondensatorów dzielnika wejściowego falownika NPC a w wersji trzeciej i czwartej jest połączony równolegle z jednym z kondensatorów dzielnika wejściowego falownika NPC.

W pierwszej wersji do punktu wspólnego połączenia tranzystora trzeciego i czwartego pierwszej gałęzi układu oraz do punktu wspólnego połączenia kondensatorów C3 i C4 dołączona jest gałąź zawierająca sterowany łącznik dwukierunkowy S13. Do punktu wspólnego połączenia tranzystorów drugiego i trzeciego znajduje się punkt, do którego dołącza się obwód zewnętrzny prądu przemiennego.

Kolejne gałęzie przekształtnika zbudowane są z tak samo połączonych elementów jak gałąź pierwsza i są dołączone do wejściowych kondensatorów C1, C2, C3 i C4 tak jak elementy znajdujące się w gałęzi pierwszej.

Przy sterowaniu układu wykorzystuje się możliwość dołączenia punktu wyjściowego danej gałęzi układu bieguna dodatniego napięcia zasilającego U_{in} , bieguna ujemnego napięcia zasilającego U_{in} , do punktu połączenia kondensatorów C1 i C2, oraz do punktu połączenia kondensatorów C3 i C4, przy czym w punkcie połączenia kondensatorów C1 i C2 w idealnym przypadku występuje napięcie równe połowie napięcia zasilającego w stosunku do bieguna ujemnego napięcia zasilającego U_{IN} , a, w punkcie połączenia kondensatorów C3 i C4 w idealnym przypadku występuje napięcie równe jednej czwartej napięcia zasilającego w stosunku do bieguna ujemnego napięcia zasilającego U_{IN} .

Obwód wyjściowy każdej fazy może być dołączany do napięcia wejściowego na poziomie 0, $U_{in}/4$, $U_{in}/2$ oraz U_{in} , mierząc je w stosunku do bieguna ujemnego napięcia zasilającego. Napięcie między fazami układu będące różnicą napięć dwóch gałęzi układu może przyjmować wartości: U_{in} , $4U_{in}/3$, $U_{in}/2$, $U_{in}/4$, 0, $-U_{in}/4$, $-U_{in}/2$, $-4U_{in}/3$, $-U_{in}$, czyli na 9 poziomach.

Aby uzyskać 9 poziomów napięcia wyjściowego między fazami A i B dla wersji pierwszej, łączniki układu muszą przyjmować stany wskazane w tabeli poniżej, przy czym napięcia o wartości $U_{in}/2$, $U_{in}/4$, 0, $-U_{in}/2$ i $-U_{in}/4$ można uzyskać również w innych kombinacjach stanów tranzystorów.

L.p	U_{AB}	S1 (3)	S2 (4)	S3 (5)	S4 (6)	S5 (7)	S6 (8)	S7 (9)	S8 (10)	S13 (33) i (34)	S14 (35) i (36)
1.	U_{IN}	zał.	zał.	wył.	wył.	wył.	wył.	zał.	zał.	wył.	wył.
2.	$4U_{IN}/3$	zał.	zał.	wył.	wył.	wył.	wył.	zał.	wył.	wył.	zał.
3.	$U_{IN}/2$	wył.	zał.	zał.	wył.	wył.	wył.	zał.	zał.	wył.	wył.
4.	$U_{IN}/4$	wył.	zał.	zał.	wył.	wył.	wył.	zał.	wył.	wył.	zał.
5.	0	wył.	wył.	zał.	wył.	wył.	wył.	zał.	wył.	zał.	zał.
6.	$-U_{IN}/4$	wył.	wył.	zał.	wył.	wył.	zał.	zał.	wył.	zał.	wył.
7.	$-U_{IN}/2$	wył.	wył.	zał.	zał.	wył.	zał.	zał.	wył.	wył..	wył.
8.	$-4U_{IN}/3$	wył.	wył.	zał.	wył.	zał.	zał.	wył.	wył.	zał.	wył.
9.	$-U_{IN}$	wył.	wył.	zał.	zał.	zał.	zał.	wył.	wył.	wył.	wył.

W pierwszej przykładowej realizacji układu przekształtnik pracuje przy napięciu stałym $U_{in}=560$ V i jest zbudowany z tranzystorów superzłączowych o napięciu $V_{DS}=600$ V, oraz diod ultraszybkich o napięciu blokowania równym 600 V. Wejściowe dzielniki kondensatorowe zrealizowane są z wykorzystaniem kondensatorów elektrolitycznych połączonych równolegle z kondensatorami polipropylenowymi. Modulacja napięcia wyjściowego realizowana jest z częstotliwością 50 kHz przez wybór odpowiednich tranzystorów i czasu trwania ich załączenia w okresie impulsowania zgodnie z zasadą modulacji szerokości impulsów, która realizowana jest w jednostce sterującej zbudowanej na bazie układu FPGA (Field Programmable Gate Array).

W drugiej przykładowej realizacji przekształtnik pracuje przy wartościach napięć wejściowych i pojemności jak w pierwszej przykładowej realizacji i zbudowany jest z tranzystorów z azotku galu GaN o napięciu $V_{DS}=600$ V jako łączniki S1 – S12 a tranzystory GaN z podwójną bramką jako elementy S13-S15, oraz diody ultraszybkie.

Modulacja napięcia wyjściowego realizowana jest z częstotliwością 100 kHz przez wybór odpowiednich tranzystorów i czasu trwania ich załączenia w okresie impulsowania zgodnie z zasadą modulacji szerokości impulsów, która realizowana jest w jednostce sterującej zbudowanej na bazie układu FPGA. Pomiędzy układem FPGA a sterowanymi tranzystorami układu falownika wielopoziomowego znajduje się moduł wzmacniaczy impulsów bramkowych, a bramki tranzystorów GaN z podwójną bramką są dołączone do obwodów zewnętrznych niezależnie.

W trzeciej przykładowej realizacji przekształtnik pracuje przy napięciu stałym $U_{IN}=560$ V, posiada na wejściu dzielnik kondensatorowy złożony z elementów C1 i C2, oraz drugi dzielnik C3 i C4 połączony równolegle z kondensatorem C2, przy czym każdy element dzielników pojemnościowych zrealizowany jest z kondensatorów elektrolitycznych połączonych równolegle z kondensatorami polipropylenowymi, jest zbudowany z tranzystorów superzłączowych o napięciu $V_{DS}=600$ V, oraz diod ultraszybkich o napięciu blokowania równym 600 V. Wejściowe dzielniki kondensatorowe zrealizowane są z wykorzystaniem kondensatorów elektrolitycznych połączonych równolegle z kondensatorami polipropylenowymi. Modulacja napięcia wyjściowego realizowana jest z częstotliwością 50 kHz przez wybór odpowiednich tranzystorów i czasu trwania ich załączenia w okresie impulsowania zgodnie z zasadą modulacji szerokości impulsów, która realizowana jest w jednostce sterującej zbudowanej na bazie układu FPGA. W czwartej przykładowej realizacji przekształtnik pracuje przy napięciu stałym $U_{IN}=560$ V, posiada na wejściu dzielnik kondensatorowy złożony z elementów C1 i C2, oraz drugi dzielnik C3 i C4 połączony równolegle z kondensatorem C1, przy czym każdy

element dzielników pojemnościowych zrealizowany jest z kondensatorów elektrolitycznych połączonych równolegle z kondensatorami polipropylenowymi. Zbudowany z tranzystorów superzłączowych o napięciu $V_{DS}=600V$, oraz diod ultraszybkich o napięciu blokowania równym 600 V. Wejściowe dzielniki kondensatorowe zrealizowane są z wykorzystaniem kondensatorów elektrolitycznych połączonych równolegle z kondensatorami polipropylenowymi. Modulacja napięcia wyjściowego realizowana jest z częstotliwością 50 kHz przez wybór odpowiednich tranzystorów i czasu trwania ich załączenia w okresie impulsowania zgodnie z zasadą modulacji szerokości impulsów, która realizowana jest w jednostce sterującej zbudowanej na bazie układu FPGA.

Wykaz oznaczeń;

1. — C1- pierwszy kondensator wejściowego dzielnika pojemnościowego,
2. — C2- drugi kondensator wejściowego dzielnika pojemnościowego,
3. — S1-pierwszy łącznik głównej gałęzi obwodu pierwszej fazy,
4. — S2-drugi łącznik głównej gałęzi obwodu pierwszej fazy,
5. — S3-trzeci łącznik głównej gałęzi obwodu pierwszej fazy,
6. — S4-czwarty łącznik głównej gałęzi obwodu pierwszej fazy,
7. — S5-pierwszy łącznik głównej gałęzi obwodu drugiej fazy,
8. — S6-drugi łącznik głównej gałęzi obwodu drugiej fazy,
9. — S7-trzeci łącznik głównej gałęzi obwodu drugiej fazy,
10. — S8-czwarty łącznik głównej gałęzi obwodu drugiej fazy,
11. — S9-pierwszy łącznik głównej gałęzi obwodu trzeciej fazy,
12. — S10-drugi łącznik głównej gałęzi obwodu trzeciej fazy,
13. — S11-trzeci łącznik głównej gałęzi obwodu trzeciej fazy,
14. — S12-czwarty łącznik głównej gałęzi obwodu trzeciej fazy,
15. — D1-pierwsza poziomująca dioda dodatkowej gałęzi obwodu pierwszej fazy,
16. — D2-druga poziomująca dioda dodatkowej gałęzi obwodu pierwszej fazy,
17. — D3-pierwsza poziomująca dioda dodatkowej gałęzi obwodu drugiej fazy,
18. — D4-druga poziomująca dioda dodatkowej gałęzi obwodu drugiej fazy,
19. — D5-pierwsza poziomująca dioda dodatkowej gałęzi obwodu trzeciej fazy,
20. — D6-druga poziomująca dioda dodatkowej gałęzi obwodu trzeciej fazy,
21. — P- dodatni zacisk wejściowy napięcia zasilającego UIN
22. — N- ujemny zacisk wejściowy napięcia zasilającego UIN
23. — M- punkt środkowy stałonapięciowego obwodu pośredniczącego pomiędzy C1 i C2
24. — Wy 1- pierwszy zacisk wyjścia falownika – połączone z punktem A
25. — Wy 2- drugi zacisk wyjścia falownika – połączone z punktem B
26. — Wy 3- trzeci zacisk wyjścia falownika – połączone z punktem C
27. — dzielnik pojemnościowy układu dodatkowego do generacji dodatkowych poziomów napięcia falownika trzyczłonowego NPC,
28. — C3 – pierwszy kondensator dzielnika pojemnościowego układu dodatkowego,
29. — C4 – drugi kondensator dzielnika pojemnościowego układu dodatkowego,
30. — S13 – łącznik dwukierunkowy pierwszej dodatkowej poziomej gałęzi obwodu fazy pierwszej,
31. — S14 – łącznik dwukierunkowy drugiej dodatkowej poziomej gałęzi obwodu fazy drugiej,
32. — S15 – łącznik dwukierunkowy trzeciej dodatkowej poziomej gałęzi obwodu fazy trzeciej,
33. — T113 – pierwszy tranzystor łącznika dwukierunkowego S13
34. — T213 – drugi tranzystor łącznika dwukierunkowego S13

- 35. — T114 – pierwszy tranzystor łącznika dwukierunkowego S14
- 36. — T214 – drugi tranzystor łącznika dwukierunkowego S14
- 37. — T115 – pierwszy tranzystor łącznika dwukierunkowego S15
- 38. — T215 – drugi tranzystor łącznika dwukierunkowego S15
- 39. — T313 – tranzystor GaN stanowiący łącznik dwukierunkowy S13
- 40. — T314 – tranzystor GaN stanowiący łącznik dwukierunkowy S14
- 41. — T315 – tranzystor GaN stanowiący łącznik dwukierunkowy S15
- 42. — CPU – jednostka sterująca i obwody połączone z bramką tranzystora - w przykładach realizacji zbudowana na bazie układu FPGA (Field Programmable Gate Array) i wzmacniaczy impulsów bramkowych

— U_{IN} - napięcie wejściowe falownika

— U_{AB} - napięcie wyjściowe międzyfazowe pomiędzy fazą pierwszą i drugą

— U_{BC} - napięcie wyjściowe międzyfazowe pomiędzy fazą drugą i trzecią

— U_{CA} - napięcie wyjściowe międzyfazowe pomiędzy fazą trzecią i pierwszą

Zastrzeżenia patentowe

1. Wielopoziomowy falownik napięcia z poziomowaniem diodowym, o zminimalizowanej liczbie tranzystorów, z dwoma lub większą liczbą faz, zawierający obwód pośredniczący prądu stałego zawierający, co najmniej pierwszą i drugą pojemność (1) i (2), stanowiące pojemnościowy dzielnik wejściowy, włączony pomiędzy wejściowy zacisk dodatni (21) i wejściowy zacisk ujemny (22) oraz co najmniej dwa obwody do generowania pojedynczej fazy napięcia przemiennego, stanowiący główną gałąź obwodu pierwszej fazy, składającą się z szeregowego połączenia czterech sterowanych łączników elektronicznych (3), (4), (5) oraz (6) i włączoną pomiędzy wejściowy zacisk dodatnim (21) a wejściowy zaciskiem ujemnym (22) napięcia wejściowego U_{IN} oraz gałęzi dodatkowej stanowiącej szeregowe połączenie diod poziomujących (15) i (16) przy czym katoda diody (15) przyłączona jest do punktu połączenia sterowanych łączników elektronicznych (3) i (4) a anoda diody (16) przyłączona jest do punktu połączenia sterowanych łączników elektronicznych (5) i (6) zaś punkt połączenia anody diody (15) z katodą diody (16) połączony jest z punktem środkowym (23) stałonapięciowego obwodu pośredniczącego, znajdującym się pomiędzy kondensatorami (1) i (2) dzielnika wejściowego a punktem A połączenia sterowanych łączników elektronicznych (4) i (5) połączony jest z zaciskiem wyjściowym (24), natomiast obwody do generowania drugiej i trzeciej fazy napięcia przemiennego mają identyczną topologię jak obwód dla generowania pierwszej fazy, przy czym główną gałąź obwodu drugiej fazy stanowi odpowiednio szeregowe połączenie czterech sterowanych łączników elektronicznych (7), (8), (9) i (10) a gałąź dodatkową stanowi szeregowe połączenie poziomujących diod (17) i (18), natomiast

główną gałąź obwodu trzeciej fazy stanowi szeregowe połączenie czterech sterowanych łączników elektronicznych (11), (12), (13) i (14) a gałąź dodatkową stanowi szeregowe połączenie poziomujących diod (19) i (20), z kolei zacisk wyjściowy (25) jest połączony z punktem B stanowiącym połączenie sterowanych łączników elektronicznych (8) i (9) a zacisk wyjściowy (26) jest połączony z punktem C stanowiącym połączenie sterowanych łączników elektronicznych (12) i (13), a łączniki falownika są sterowane za pośrednictwem centralnej jednostki sterującej (42) znamienny tym, że dodatkowy dzielnik kondensatorowy, który stanowią kondensatory (28) i (29) połączone szeregowo, jest włączony szeregowo z kondensatorem wejściowym (2), pomiędzy wejściowy zacisk ujemny (22) napięcia wejściowego U_{IN} a punkt środkowy (23) stałonapięciowego obwodu pośredniczącego, znajdujący w punkcie połączenia ujemnego wyjścia kondensatora (2) z dodatnim wejściem kondensatora (29), przy czym ujemne wyjście kondensatora (28) wchodzące w skład dodatkowego dzielnika kondensatorowego połączone z wejściowym zaciskiem ujemnym (22) stanowiącym ujemny zacisk wejściowy napięcia zasilającego U_{IN} a dodatnie wejście kondensatora (28) połączone jest z ujemnym wejściem kondensatora (29), którego wejście dodatnie połączone jest wyjściem ujemnym kondensatora (2), stanowiąc punkt środkowy (23) stałonapięciowego obwodu pośredniczącego, z kolei trzy dodatkowe gałęzie poziome, z których każda zawiera konfigurację łącznika dwukierunkowego wykorzystującą tranzystory (33) i (34) w pierwszej gałęzi, (35) i (36) w drugiej gałęzi oraz (37) i (38) w trzeciej gałęzi, łączą punkt połączenia kondensatorów (28) i (29) z gałęziami poszczególnych faz falownika trójpoziomowego typu NPC, i tak punkt połączenia kondensatorów (28) i (29) jest połączony z punktem połączenia łączników (5) i (6) oraz anody diody (16) poprzez pierwszą gałąź poziomą zawierającą łącznik dwukierunkowy (30) złożony z tranzystorów (33) i (34). a z punktem połączenia łączników (9) i (10) oraz anody diody (18) poprzez drugą gałąź poziomą zawierającą łącznik dwukierunkowy (31) złożony z tranzystorów (35) i (36) zaś z punktem połączenia łączników (13) i (14) oraz anody diody (20) poprzez trzecią gałąź poziomą, zawierającą łącznik dwukierunkowy (32) złożony z tranzystorów (37) i (38).

2. Wielopoziomowy falownik według zastrzeżenia 1 znamienny tym, że dodatkowy dzielnik kondensatorowy, który stanowią kondensatory (28) i (29) połączone szeregowo, jest włączony szeregowo z kondensatorem wejściowym (1), pomiędzy wejściowy zacisk dodatni (21) napięcia wejściowego U_{IN} a punkt środkowy (23) stałonapięciowego obwodu pośredniczącego znajdujący się w punkcie połączenia ujemnego wyjścia kondensatora (28) z dodatnim wejściem kondensatora (1), natomiast trzy dodatkowe poziome gałęzie, z których każda zawiera konfigurację łącznika dwukierunkowego wykorzystującą tranzystory (33) i (34) w pierwszej gałęzi, (35) i (36) w drugiej gałęzi oraz (37) i (38) w trzeciej gałęzi, łączą punkt połączenia kondensatorów (28) i (29) z gałęziami poszczególnych faz falownika trójpoziomowego typu NPC, przy czym dodatnie wyjście kondensatora (29), wchodzącego w skład dodatkowego dzielnika kondensatorowego połączone z wejściowym zaciskiem dodatnim (21), napięcia zasilającego U_{IN} a ujemne wejście kondensatora (29) połączone jest z dodatnim wejściem kondensatora (28), którego wejście ujemne połączone jest wyjściem dodatnim kondensatora (1), stanowiąc punkt środkowy (23) stałonapięciowego obwodu pośredniczącego, natomiast punkt połączenia kondensatorów (28) i (29) jest połączony z punktem połączenia łączników (3) i (4) oraz katody diody (15) poprzez pierwszą gałąź poziomą zawierającą łącznik dwukierunkowy (30) złożony z tranzystorów (33) i (34) a z punktem połączenia łączników (7) i (8) oraz katody diody (17), poprzez drugą gałąź poziomą zawierającą łącznik dwukierunkowy (31) złożony z tranzystorów (35) i (36), zaś z punktem połączenia łączników (11) i (12) oraz katody diody (19), poprzez trzecią gałąź poziomą zawierającą łącznik dwukierunkowy (32) złożony z tranzystorów (37) i (38).
3. Wielopoziomowy falownik według zastrzeżenia 1 znamienny tym, że dodatkowy dzielnik kondensatorowy, który stanowią kondensatory (28) i (29) połączone szeregowo, jest włączony równolegle z kondensatorem wejściowym (1), pomiędzy punkt środkowy (23) stałonapięciowego obwodu pośredniczącego znajdujący się między pojemnościami (1) i (2) a wejściowym zaciskiem ujemny (22) napięcia zasilającego U_{IN} , przy czym dodatnie wejście kondensatora (29) połączone jest z punktem środkowym (23) stałonapięciowego obwodu pośredniczącego, a dodatnie wejście kondensatora (28) połączone

jest z ujemnym wejściem kondensatora (29), zaś jego ujemne wejście połączone jest z wejściowym zaciskiem ujemnym (22) napięcia zasilającego U_{IN} , natomiast trzy dodatkowe poziome gałęzie, z których każda zawiera konfigurację łącznika dwukierunkowego wykorzystującą tranzystory (33) i (34) w pierwszej gałęzi, (35) i (36) w drugiej gałęzi oraz (37) i (38) w trzeciej gałęzi, łączą punkt połączenia kondensatorów (28) i (29) z gałęziami poszczególnych faz falownika trójpoziomowego typu NPC, i tak punkt połączenia kondensatorów (28) i (29) połączony jest z punktem połączenia łączników (5) i (6) oraz anodą diody (16), poprzez pierwszą gałąź poziomą zawierającą łącznik dwukierunkowy (30), złożony z tranzystorów (33) i (34) a z punktem połączenia łączników (9) i (10) oraz anody diody (18), poprzez drugą gałąź poziomą zawierającą łącznik dwukierunkowy (31), złożony z tranzystorów (35) i (36), zaś z punktem połączenia łączników (13) i (14) oraz anody diody (20), poprzez trzecią gałąź poziomą zawierającą łącznik dwukierunkowy (32), złożony z tranzystorów (37) i (38).

4. Wielopoziomowy falownik według zastrzeżenia 1 znamieny tym, że dodatkowy dzielnik kondensatorowy, który stanowią kondensatory (28) i (29) połączone szeregowo, jest włączony równolegle z kondensatorem wejściowym (2), pomiędzy punkt środkowy (23) stałonapięciowego obwodu pośredniczącego znajdujący się między pojemnościami (1) i (2) a wejściowym zaciskiem dodatnim (21) napięcia zasilającego U_{IN} , przy czym dodatnie wejście kondensatora (29) połączone jest z wejściowym zaciskiem dodatnim (21) napięcia zasilającego U_{IN} , a ujemne wejście kondensatora (29) połączone jest z dodatnim wejściem kondensatora (28), którego ujemne wejście połączone jest z punktem środkowym (23) stałonapięciowego obwodu pośredniczącego, natomiast trzy gałęzie, z których każda zawiera konfigurację łącznika dwukierunkowego wykorzystującą tranzystory (33) i (34) w pierwszej gałęzi, (35) i (36) w drugiej gałęzi oraz (37) i (38) w trzeciej gałęzi, łączą punkt połączenia kondensatorów (28) i (29) z gałęziami poszczególnych faz falownika trójpoziomowego typu NPC, i tak punkt połączenia kondensatorów (28) i (29) połączony jest z punktem połączenia łączników (3) i (4) oraz katodą diody (15), poprzez pierwszą gałąź poziomą zawierającą łącznik dwukierunkowy (30), złożony z tranzystorów (33) i (34) a z punktem połączenia łączników

(7) i (8) oraz katodą diody (17), poprzez drugą gałąź poziomą zawierającą łącznik dwukierunkowy (31), złożony z tranzystorów (35) i (36), zaś z punktem połączenia łączników (11) i (12) oraz anody diody (19), poprzez trzecią gałąź poziomą zawierającą łącznik dwukierunkowy (32), złożony z tranzystorów (37) i (38).

5. Wielopoziomowy falownik według zastrzeżenia 1 znamienny tym, że każdy z łączników dwukierunkowych (30), (31) i (32) stanowi zespół dwóch tranzystorów, odpowiednio w łączniku (30) tranzystory (33) i (34), w łączniku (31) tranzystory (35) i (36) a w łączniku (32) tranzystory (37) i (28), połączonych przeciwsobnie poprzez połączenie drenów obu tranzystorów każdego z zespołów, w przypadku zastosowania tranzystorów MOSFET lub GaN natomiast wejście każdego z łączników dwukierunkowych stanowi źródło pierwszego tranzystora a wyjście łącznika źródło drugiego tranzystora zespołu, lub połączonych przeciwsobnie poprzez połączenie kolektorów obu tranzystorów każdego z zespołów, w przypadku zastosowania tranzystorów IGBT natomiast wejście każdego z łączników dwukierunkowych stanowi emiter pierwszego tranzystora a wyjście łącznika emiter drugiego tranzystora zespołu.
6. Wielopoziomowy falownik według zastrzeżenia 1 i 5 znamienny tym, że każdy z łączników dwukierunkowych (30), (31) i (32) stanowi tranzystor GaN z podwójną bramką, o zdolności dwukierunkowego przewodzenia i blokowania, odpowiednio (39), (40) oraz (41).

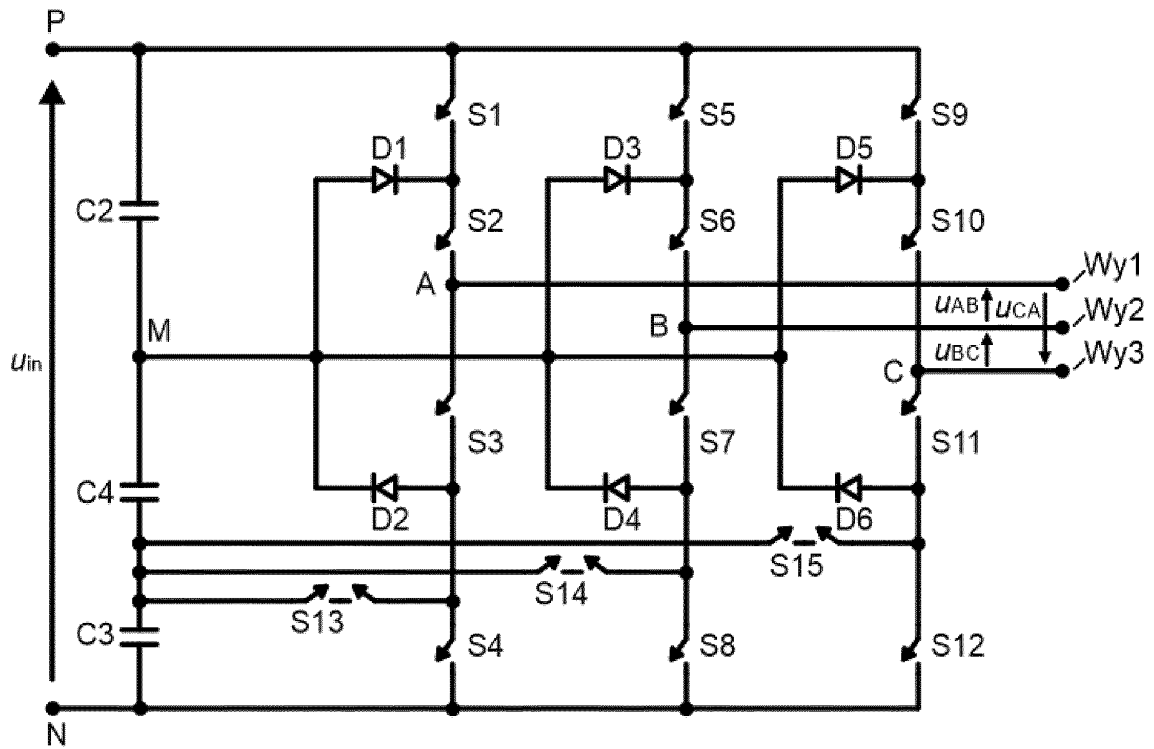


Fig. 1

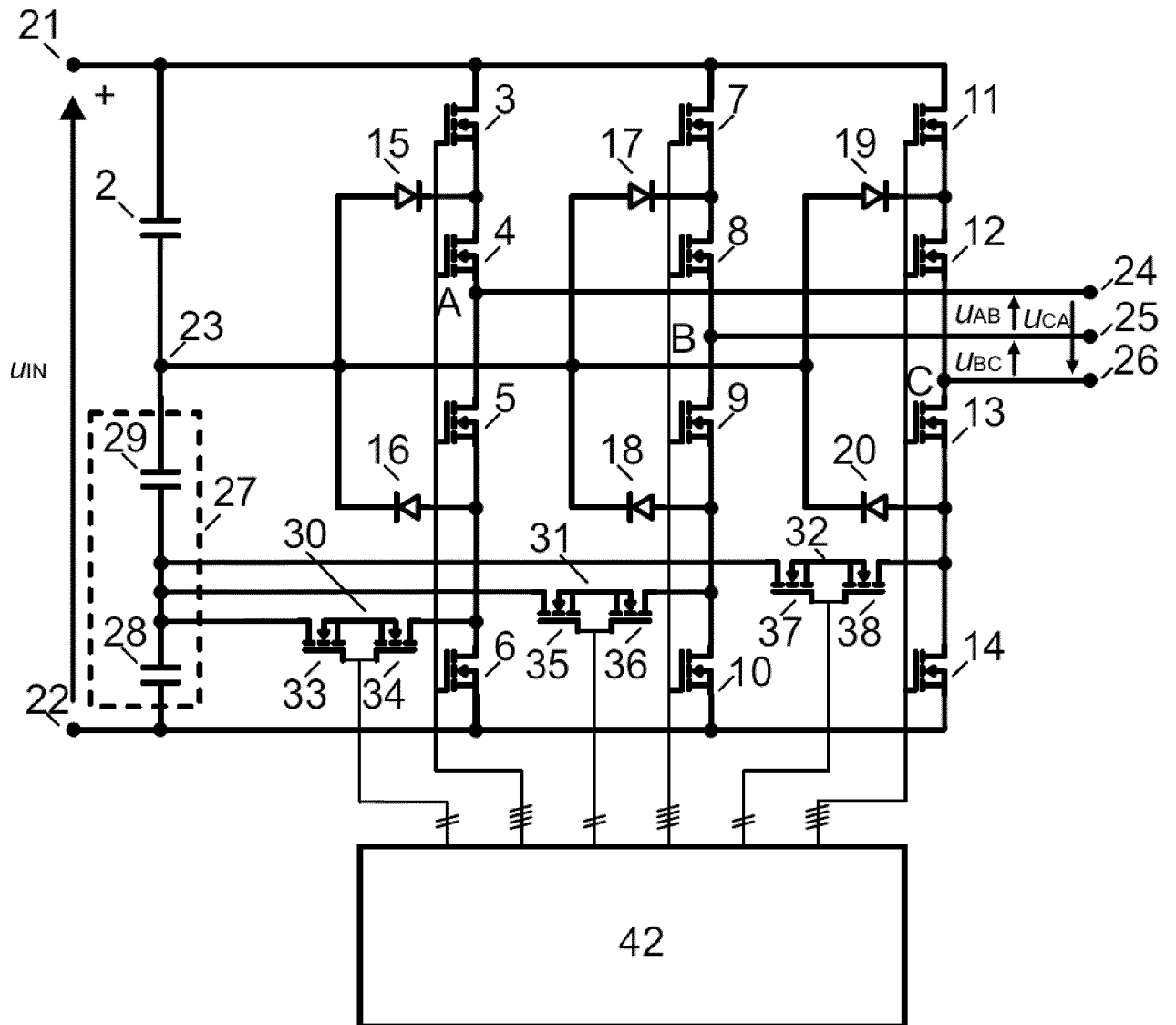


Fig.2

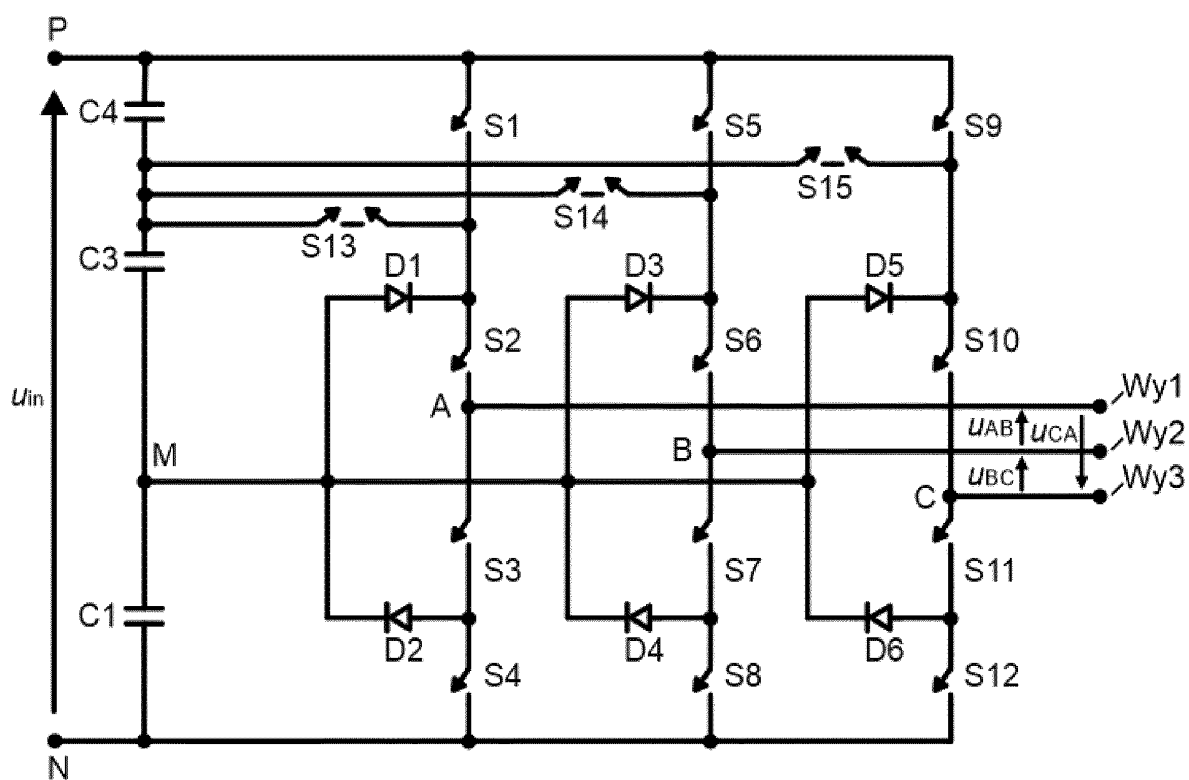


Fig.3

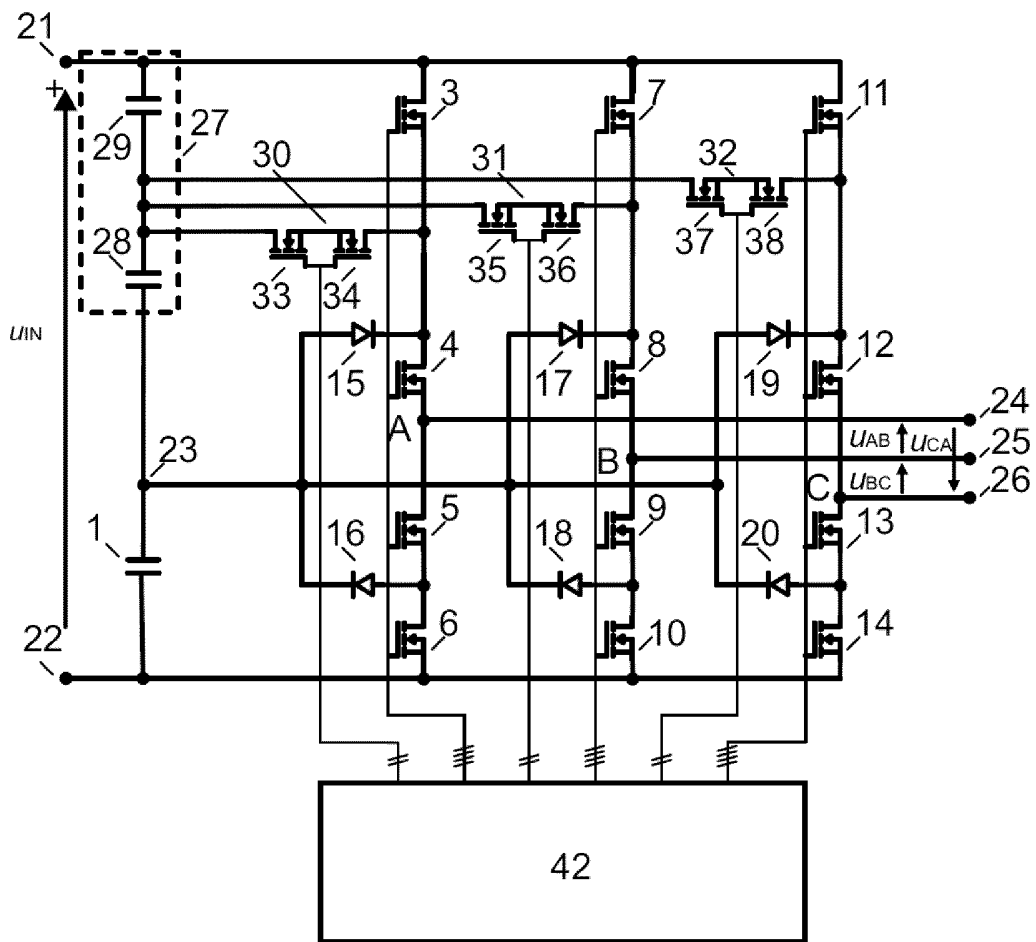


Fig.4

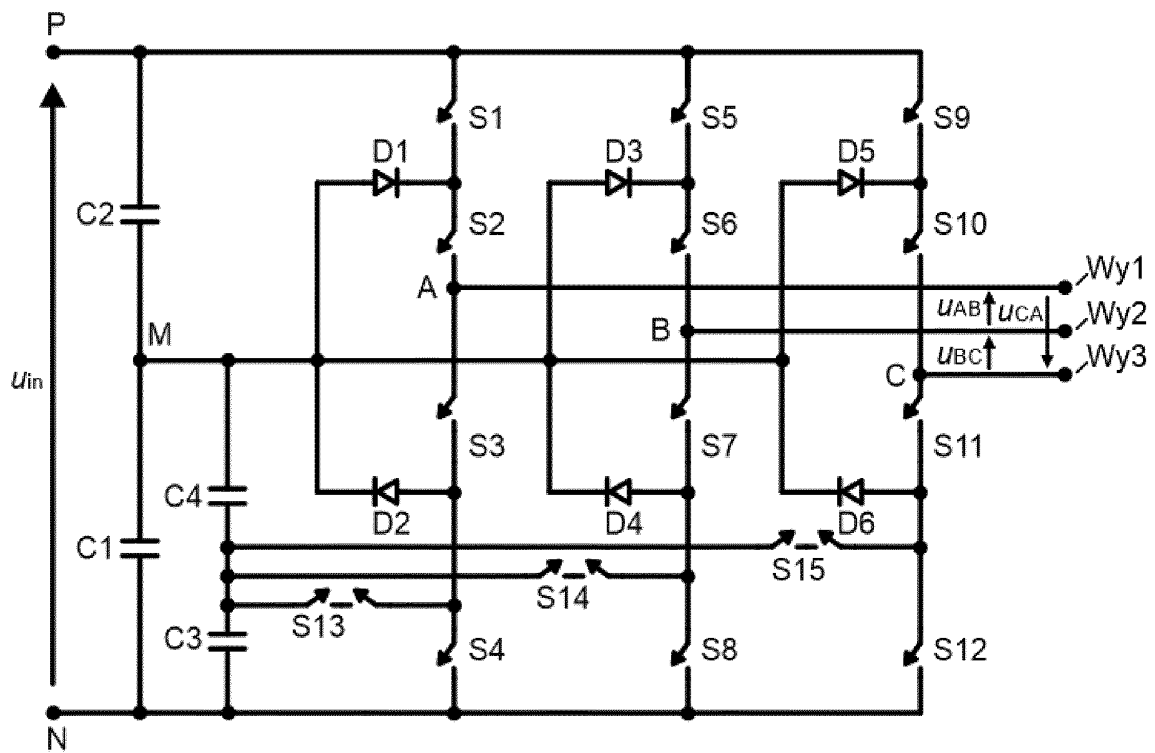


Fig.5

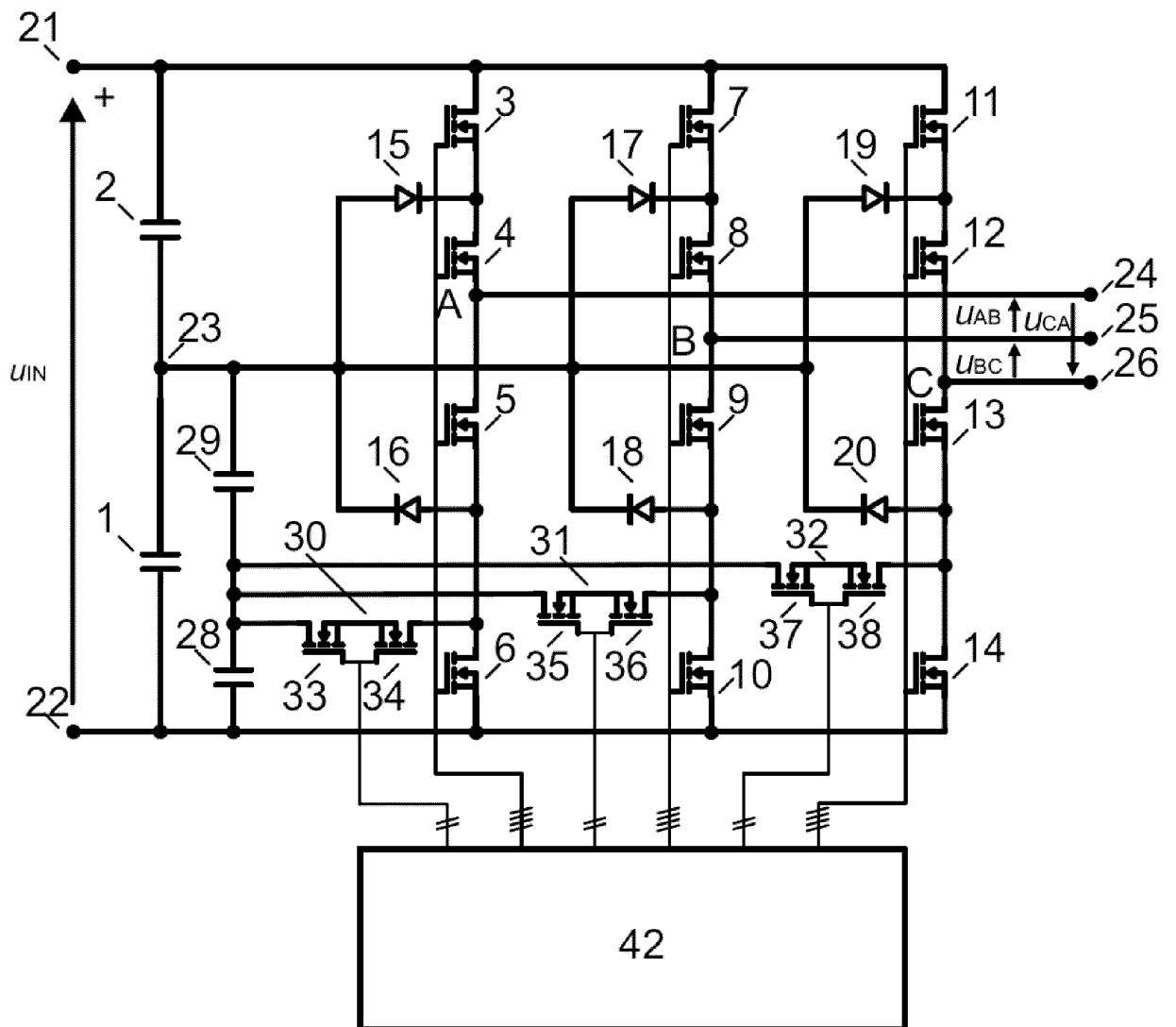


Fig. 6

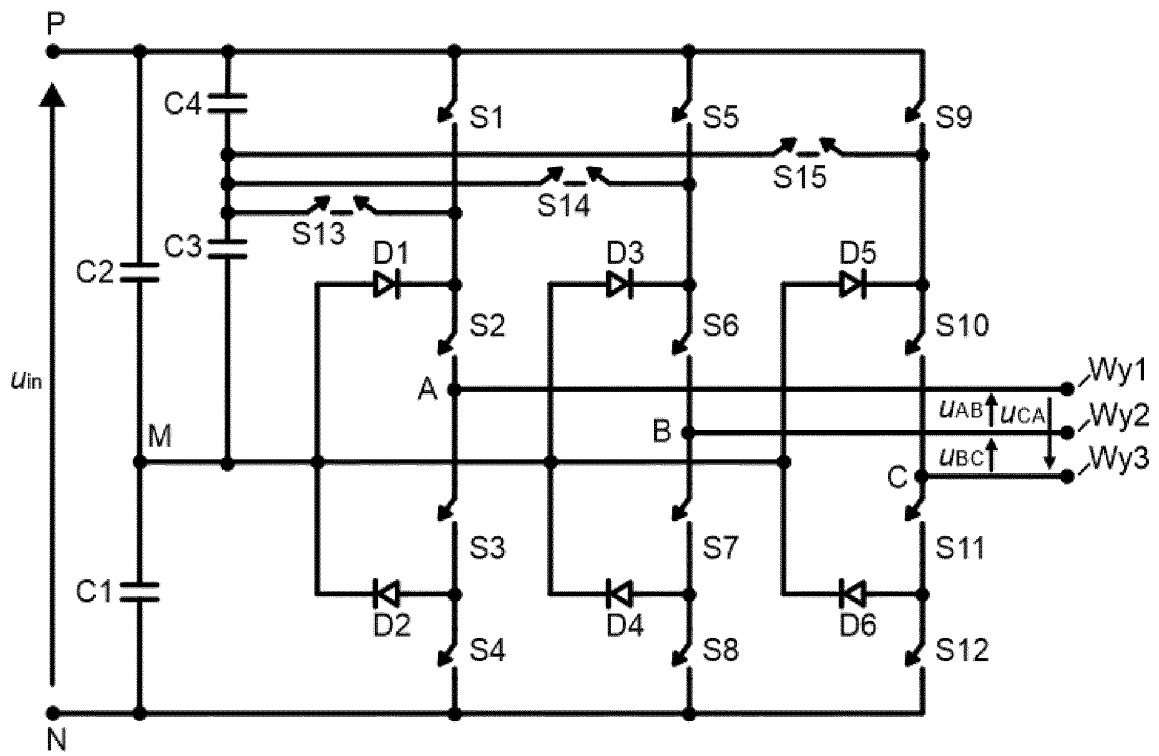


Fig.7

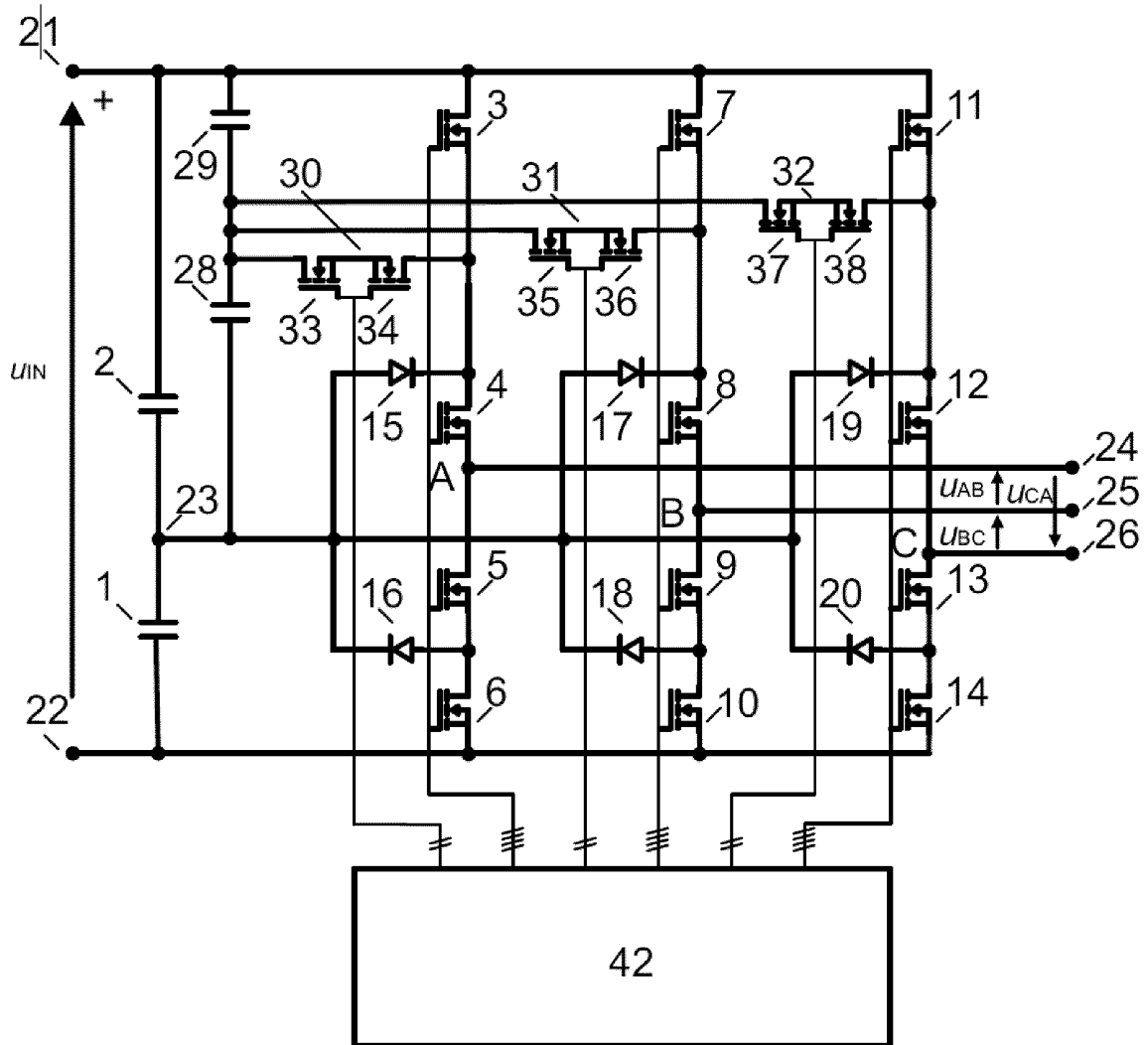


Fig. 8

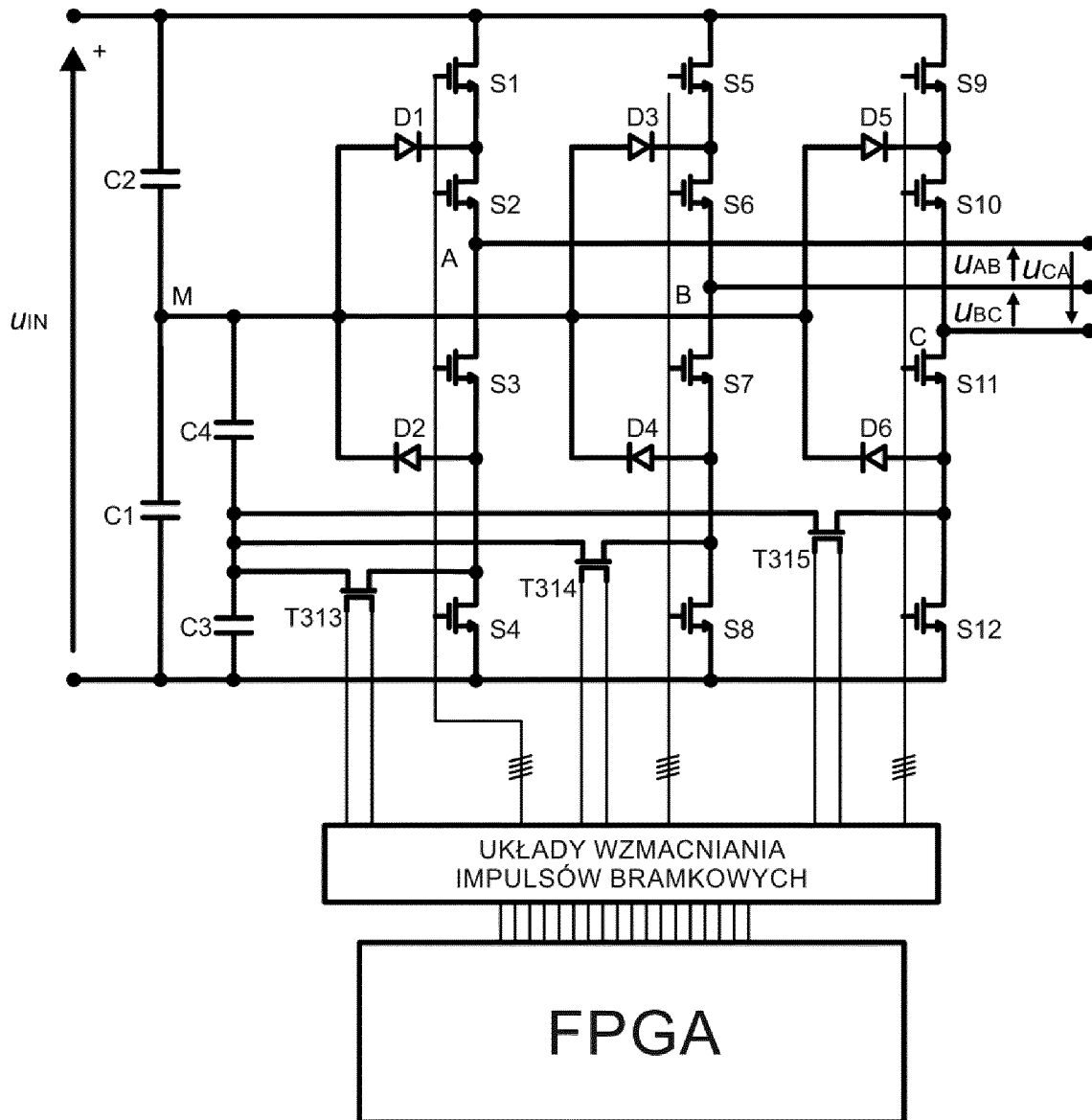


Fig. 9



SPRAWOZDANIE O STANIE TECHNIKI DO ZGŁOSZENIA NR P.442655

Klasyfikacja zgłoszenia: H02M 7/487		
Podklasy w których prowadzono poszukiwania: H02M		
Bazy komputerowe w których prowadzono poszukiwania: EPODOC WPI bazy UPRP		
Kategoria dokumentu	Dokumenty - z podaną identyfikacją	Odniesienie do zastrz.
A	EP2590312 A (ALSTOM TECHNOLOGY LTD [CH]) 08-05-2013	1-6
A	CN115313890 A (JIANGSU KOYOE ENERGY TECH CO LTD) 08-11-2022	1-6
A	PL431109 A (AKADEMIA GÓRNICZO-HUTNICZA IM. STANISŁAWA STASZICA W KRAKOWIE, Kraków, PL) 22-03-2021	1-6
<input type="checkbox"/> Dalszy ciąg wykazu dokumentów na następnej stronie		
<p>A – dokument określający ogólny stan techniki, który nie jest uważany za posiadający szczególne znaczenie, E – dokument stanowiący wcześniejsze zgłoszenie lub patent, ale opublikowany w lub po dacie zgłoszenia, L – dokument, który może poddawać w wątpliwość zastrzegane pierwszeństwo(-wa), lub przytoczony w celu ustalenia daty publikacji innego cytowanego dokumentu lub z innego szczególnego powodu, O – dokument odnoszący się do ujawnienia ustnego przez zastosowanie, wystawienie lub ujawnienie w inny sposób, P – dokument opublikowany przed datą zgłoszenia, ale później niż zastrzegana data pierwszeństwa, T – dokument późniejszy, opublikowany po dacie zgłoszenia lub w dacie pierwszeństwa i niebędący w konflikcie ze zgłoszeniem, ale cytowany w celu zrozumienia zasad lub teorii leżących u podstaw wynalazku, X – dokument o szczególnym znaczeniu; zastrzegany wynalazek nie może być uważany za nowy lub nie może być uważany za posiadający poziom wynalazczy, jeżeli ten dokument brany jest pod uwagę samodzielnie, Y – dokument o szczególnym znaczeniu; zastrzegany wynalazek nie może być uważany za posiadający poziom wynalazczy, jeżeli ten dokument zostanie połączony z jednym lub kilkoma tego typu dokumentami, a takie połączenie będzie oczywiste dla znawcy, & – dokument należący do tej samej rodziny patentowej.</p>		

Sprawozdanie wykonał/-a:

Data:

Podpis:

/podpisano kwalifikowanym podpisem elektronicznym/
Pismo wydane w formie dokumentu elektronicznego

Uwagi do zgłoszenia

Sprawozdanie zostało wykonane w oparciu o zastrz. z dnia 27.10.2022 r.