

RZECZPOSPOLITA  
POLSKA



Urząd Patentowy  
Rzeczypospolitej Polskiej

(12) **OPIS PATENTOWY**

(19) **PL**

(11) **235585**

(13) **B1**

(21) Numer zgłoszenia: **427097**

(22) Data zgłoszenia: **17.09.2018**

(51) Int.Cl.

**G11C 11/00 (2006.01)**

**G11C 11/21 (2006.01)**

(54) **Sposób otrzymywania czynnej wielostanowej struktury pamięci  
i wielostanowa struktura pamięci**

(43) Zgłoszenie ogłoszono:

**23.03.2020 BUP 07/20**

(45) O udzieleniu patentu ogłoszono:

**07.09.2020 WUP 13/20**

(73) Uprawniony z patentu:

**AKADEMIA GÓRNICZO-HUTNICZA  
IM. STANISŁAWA STASZICA W KRAKOWIE,  
Kraków, PL**

(72) Twórca(y) wynalazku:

**PIOTR RZESZUT, Kraków, PL  
WITOLD SKOWROŃSKI, Kraków, PL  
SŁAWOMIR ZIĘTEK, Goczałkowice-Zdrój, PL  
TOMASZ STOBIECKI, Kraków, PL**

(74) Pełnomocnik:

**recz. pat. Alina Magońska**

**PL 235585 B1**

## Opis wynalazku

Przedmiotem wynalazku jest sposób otrzymywania czynnej wielostanowej struktury pamięci i wielostanowa struktura pamięci posiadająca możliwość zapisu jednego ze stanów rezystancji.

Komórka pamięci STT-MRAM (Spin Transfer Torque Magnetic Random Access Memory) zbudowana jest z trzech podstawowych układów warstwowych: warstwy swobodnej FL, której kierunek magnetyzacji może być zmieniany, niemagnetycznej i niemetalicznej bariery tunelowej NM, oraz warstwy referencyjnej RL, której kierunek magnetyzacji nie zmienia się. W zależności od wzajemnych kierunków namagnesowania warstwy swobodnej FL oraz referencyjnej RL obserwowana jest wysoka lub niska rezystancja elementu, odpowiednio dla stanu anty-równoległego i równoległego. Dodatkowe warstwy tworzące taką komórkę pełnią role pomocnicze, np. poprzez zapewnienie odpowiedniej struktury krystalicznej podczas nanoszenia, czy mocowanie warstwy referencyjnej RL. Komórki wykonywane są w formie kolumn (cylindrów) o średnicy często mniejszej niż 100 nm. Stany wysokiej lub niskiej rezystancji są dla takiej komórki jedynymi stabilnymi energetycznie stanami.

Jeśli przez komórkę płynie prąd o odpowiednio dużym natężeniu i o umownym kierunku od warstwy FL do warstwy RL lub odwrotnie, to w wyniku działania efektu spinowego transferu momentu siły (Spin Transfer Torque, STT) dochodzi do ustalenia magnetyzacji warstwy swobodnej FL na kierunek odpowiednio zgodny lub przeciwny do magnetyzacji warstwy referencyjnej RL. Efekt ten pozwala na przełączanie komórki pomiędzy stanem wysokiej i niskiej rezystancji za pomocą prądu elektrycznego. W praktyce do komórki przykłada się impuls napięciowy o odpowiedniej amplitudzie i czasie trwania. Przy zasilaniu elementu źródłem napięciowym prąd przez niego płynący jest zależny od rezystancji. Przy zapisie „1” prąd płynący przez komórkę, maleje skokowo (co do wartości bezwzględnej – znak mówi jedynie o kierunku przepływu prądu), zaś przy zapisie „0” prąd ten rośnie skokowo.

Wadą tego typu pamięci jest fakt, że do prawidłowego sterowania taką komórką konieczny jest tranzystor o rozmiarach dużo większych w porównaniu z rozmiarem komórki, której przekrój poprzeczny ma kształt cylindra lub elipsy o średnicy mniejszej niż 100 nm.

Znana jest z amerykańskiego opisu patentowego US 2009/0218645 A1 MULTI-STATE SPIN-TORQUE TRANSFER MAGNETIC RANDOM ACCES MEMORY wielostanowa, przenosząca spinowy moment siły, magnetyczna pamięć RAM (STTMRAM), która jest uformowana na podłożu i obejmuje pierwsze magnetyczne złącze tunelowe (MTJ) posiadające pierwszą zamocowaną warstwę magnetyczną, pierwszą warstwę sub-magnetycznego złącza tunelowego i pierwszą swobodną warstwę. Pierwsza zamocowana warstwa i pierwsza swobodna warstwa posiadają pierwszą magnetyczną anizotropię. STT MRAM dalej obejmuje niemagnetyczną warstwę oddzielającą uformowaną na szczycie pierwszej warstwy MTJ i drugą MTJ uformowaną na szczycie niemagnetycznej warstwy oddzielającej. Drugie MTJ posiada drugą zamocowaną warstwę, drugą warstwę sub-MTJ oraz drugą swobodną warstwę. Każda druga zamocowana i druga swobodna warstwa mają drugą magnetyczną anizotropię, gdzie przynajmniej jedna spośród pierwszej i drugiej magnetycznej anizotropii jest prostopadła do powierzchni.

Znany jest z amerykańskiego opisu patentowego US 2016/0079517 A1 HIGH CAPACITY LOW COST MULTI-STATE MAGNETIC MEMORY magnetyczny element pamięci obejmujący stos dwóch lub więcej magnetycznych połączeń złącz tunelowych (MTJ) z każdym MTJ obejmującym swobodną warstwę z przełączalną orientacją magnetyczną prostopadłą do powierzchni warstwy, warstwę bariery tunelowej, oraz zamocowaną trwałą warstwę z magnetyczną orientacją prostopadłą do powierzchni warstwy. Każdy MTJ jest oddzielony od innego MTJ w stosie przez przynajmniej jedną warstwę niemagnetyczną. Stos MTJ może zapisywać więcej niż jeden bit informacji, w którym różne poziomy prądu przykładane do elementu pamięci powodują przełączanie do różnych stanów. Swobodna warstwa każdego MTJ posiada próg przełączania prądu różny od swobodnych warstw innych MTJ ze stosu. Wynalazek opisuje charakterystykę poszczególnych warstw. Wynalazek obejmuje również sposób wytwarzania wielostanowego magnetycznego elementu pamięci polegający na nakładaniu kolejnych warstw jedna na drugiej.

Przedstawione połączenia komórek realizowane są poprzez nakładanie kolejnych warstw jedna na drugiej. Tak wykonane wielostanowe komórki STT MRAM składają się ze stosu elementarnych komórek MTJ, z których stan każdej z nich może być jednoznacznie określony jako stan wysokiej lub niskiej rezystancji.

Dla potrzeb opisu patentowego przyjmujemy określenie: pojedyncza elementarna komórka pamięci MTJ (Magnetic Tunnel Junction) jest magnetycznym złączem tunelowym.

Sposób otrzymywania czynnej wielostanowej struktury pamięci według wynalazku polega na tym, że łączy się szeregowo elementarne komórki pamięci MTJ poprzez wykonanie połączenia elektrycznego warstwy referencyjnej RL jednej komórki pamięci MTJ z warstwą swobodną FL kolejnej komórki pamięci MTJ, następnie zewnętrzne kontakty tak otrzymanej wielostanowej struktury pamięci łączy się z urządzeniem sterującym, z którego podaje się impuls napięciowy o określonej amplitudzie i czasie, przy czym wielkość parametrów impulsu napięciowego zależna jest od pożądanego docelowego stanu rezystancji wielostanowej struktury pamięci przy czym w celu zapisu stanu o wyższej rezystancji zwiększa się impuls napięciowy do napięcia, przy którym przełączeniu do stanu wyższej rezystancji ulega dodatkowo tylko jedna elementarna komórka pamięci MTJ, dowolna z połączonych, wówczas następuje spadek prądu poniżej wartości krytycznej a występujące ujemne sprzężenie zwrotne blokuje kolejne przełączenia, natomiast w celu zapisu do stanu o niskiej rezystancji podaje się impuls napięciowy o przeciwnej polaryzacji oraz amplitudzie, przy której osiąga się prąd krytyczny, a występujące dodatnie sprzężenie zwrotne powoduje przełączenie wszystkich elementarnych komórek pamięci MTJ do stanu niskiej rezystancji.

Szeregowe połączenie elektryczne elementarnych komórek pamięci MTJ wykonuje się metodą nanoszenia warstw metalicznych.

Szeregowe połączenia elektryczne elementarnych komórek pamięci MTJ wykonuje się metodą bondowania.

Szeregowe połączenia elektryczne elementarnych komórek pamięci MTJ wykonuje się z wykorzystaniem przelotki powstałej z warstw tworzących elementarną komórkę MTJ o dużo większych wymiarach, przez co posiadających niewielką rezystancję.

Wielostanowa struktura pamięci według wynalazku ma na podłożu naniesione warstwy przewodzące, następnie warstwy elementarnej komórki pamięci MTJ: warstwę referencyjną RL, warstwę bariery tunelowej i warstwę swobodną FL, przykryte warstwą przykrywającą, oraz warstwę połączeniową łączącą warstwę swobodną FL z warstwą referencyjną kolejnej komórki pamięci MTJ. Pierwsza i ostatnia elementarna komórka MTJ ma kontakty.

Połączenie pomiędzy elementarnymi komórkami pamięci MTJ wykonane jest w sposób elektryczny (np. za pomocą warstwy metalizacyjnej), dzięki czemu komórki mogą być wykonane na jednym poziomie, co eliminuje niedogodności związane z komplikacjami niejednorodnego wzrostu krystalicznego w przypadku wytwarzania kolejnych komórek jedna nad drugą.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, na którym:

Fig. 1 przedstawia czynną wielostanową strukturę pamięci,

Fig. 2 przedstawia rezystancję w funkcji amplitudy przyłożonego impulsu (a), prąd komórki pamięci w funkcji amplitudy przyłożonego napięcia (b), dla trzech połączonych szeregowo komórek elementarnych,

Fig. 3 przedstawia prąd płynący przez wielostanową strukturę pamięci w funkcji napięcia (duże kwadraty oznaczają prądy krytyczne kolejnych elementarnych komórek ulegających przełączeniu).

Sposób otrzymywania czynnej wielostanowej struktury pamięci polegający na tym, że łączy się szeregowo elementarne komórki pamięci MTJ 3 poprzez wykonanie połączenia elektrycznego warstwy referencyjnej RL7 jednej komórki pamięci MTJ 3 z warstwą swobodną FL 9 kolejnej komórki pamięci MTJ 3, następnie zewnętrzne kontakty 6A, 6C tak otrzymanej wielostanowej struktury pamięci łączy się z blokiem sterującym 10, z którego podaje się impuls napięciowy o określonej amplitudzie i czasie przy czym wielkość parametrów impulsu napięciowego zależna jest od pożądanego docelowego stanu rezystancji wielostanowej struktury pamięci. W celu zapisu stanu o wyższej rezystancji zwiększa się impuls napięciowy do napięcia, przy którym przełączeniu do stanu wyższej rezystancji ulega dodatkowo tylko jedna elementarna komórka pamięci MTJ 3, dowolna z połączonych, wówczas następuje spadek prądu poniżej wartości krytycznej a występujące ujemne sprzężenie zwrotne blokuje kolejne przełączenia, w celu zapisu do stanu o niskiej rezystancji podaje się impuls napięciowy o odwrotnej polaryzacji i amplitudzie, przy którym osiąga się prąd krytyczny, a występujące dodatnie sprzężenie zwrotne powoduje przełączenie wszystkich elementarnych komórek pamięci MTJ 3 do stanu niskiej rezystancji.

Kolejne wykresy przedstawione na Fig. 2 obrazują cykl pracy wielostanowej struktury pamięci przy zapisie odpowiednio stanu „01”, „10”, „11”, a potem przy zapisie stanu „00”, co nazwiemy kasowaniem struktury wielostanowej. Zasilanie wielostanowej struktury pamięci impulsami o odpowiednich amplitudach (zaznaczonych jako Zapis „...” pozwala na zapisanie określonego stanu.

W takim układzie nie rozróżniamy faktu, która z szeregowo połączonych elementarnych komórek pamięci MTJ 3 znajduje się w stanie wysokiej lub niskiej rezystancji, ale istotne jest ile z połączonych komórek jest w stanie wysokiej (AP) a ile w niskiej (P) rezystancji. W przykładowym układzie trzech elementarnych komórek pamięci MTJ 3, stany „00”, „01”, „10” i „11” odpowiadają odpowiednio: wszystkim elementom w stanie P, jeden element AP i dwa elementy P, dwa elementy AP i jeden element P, wszystkie elementy w stanie AP.

W przełączaniu kolejnych elementarnych komórek pamięci MTJ 3 do stanu AP (w przeprowadzonym eksperymencie dla napięć dodatnich) występuje ujemne sprzężenie zwrotne. Przykładając coraz wyższe napięcie do szeregowo połączonych elementarnych komórek pamięci MTJ 3 powodujemy wzrost prądu. W pewnym momencie prąd płynący przez szeregowo połączone elementarne komórki pamięci MTJ 3 osiąga wartość krytyczną, przy której następuje przełączenie którejś z elementarnych komórek pamięci MTJ 3 do stanu wysokiej rezystancji (AP). Wzrost rezystancji, przy stałym napięciu, powoduje spadek prądu płynącego w obwodzie, którego wartość spada w znaczący sposób poniżej wartości progowej, nie dopuszczając do przełączenia przy danym napięciu kolejnej elementarnej komórki pamięci MTJ 3. Mechanizm ten możemy zaobserwować na wykresie Fig. 2.

W stabilizacji procesu pomaga, ale nie jest konieczny, delikatny rozrzut prądów krytycznych elementów.

W przypadku przełączenia do stanu P (kasowanie komórki, zapis „00”) występuje dodatnie sprzężenie zwrotne. W momencie, gdy przy danym stałym napięciu osiągnięty zostanie prąd krytyczny jednej z elementarnych komórek pamięci MTJ 3, następuje jej przełączenie do stanu niskiej rezystancji. W związku z tym przy zadanym napięciu następuje wzrost prądu, powyżej wartości krytycznej, powodując przełączenia kolejnych elementarnych komórek pamięci MTJ 3.

Połączenia pomiędzy elementarnymi komórkami pamięci MTJ zapewniające połączenie elektryczne, wykonuje się:

- metodą nakładania warstw metalicznych i standardowych przelotek (powszechnie używanych w technologii półprzewodnikowej),
- bondowania dowolnego typu (w tym flip-chip bonding, through silicon via),
- wykonywania przelotek z wykorzystaniem warstw tworzących złącze tunelowe MTJ.

Przykład wykonania czynnej wielostanowej struktury pamięci z wykorzystaniem przelotki 4 powstałej z warstw tworzących elementarne komórki pamięci MTJ.

Na podłożu 1 z krzemu naniesione są dolne warstwy przewodzące 2 z metali przejściowych przykładowo z rutenu lub tantalu lub platyny. Elementarne komórki pamięci MTJ wykonane są na oddzielnym fragmencie warstwy przewodzącej 2 przy czym każda elementarna komórka pamięci MTJ 3, która stanowi zasadniczą elementarną komórkę pamięci MTJ posiada średnicę rzędu 10–100 nm, obok niej na tym samym fragmencie warstwy przewodzącej 2 wykonany jest z takich samych warstw element o dużo większych wymiarach rzędu 1~10  $\mu\text{m}$ , który posiada niską rezystancję i stanowi przelotkę 4. Elementarne komórki pamięci MTJ 3 zawierają warstwę referencyjną RL 7, warstwę tunelową 8 i warstwę swobodną 9. Na elementarne komórki pamięci MTJ naniesione są górne warstwy przykrywające 5, które poprawiają właściwości złącz tunelowych MTJ oraz zapewniają połączenie elektryczne. Następnie nakłada się na warstwy przykrywające 5 oraz na przelotki 4 warstwy metalowe 6A, 6B, 6C. Warstwy metalowe 6A i 6C stanowią kontakty zewnętrzne wielostanowej struktury pamięci, do której dołączony jest blok sterujący 10. Warstwa metalowa 6B stanowi połączenie pomiędzy przelotką 4, a kolejną elementarną komórką pamięci MTJ 3.

Wykorzystując tę technikę można wykonać opisane wcześniej połączenia szeregowo elementarnych komórek pamięci MTJ, bez konieczności wykonywania dodatkowych przelotek metalizowanych. Pozwala to na tanią i szybką produkcję wielobitowych komórek pamięci MRAM praktycznie bez modyfikacji obecnie stosowanych na tym polu procesów technologicznych.

Przykład wytwarzania wielostanowej struktury pamięci.

1. Podłoże krzemowe 1 jest przygotowywane do procesu poprzez polerowanie i utlenianie powierzchni.
2. Kolejne warstwy tworzące elementarną komórkę pamięci złącza są nanoszone metodą rozpylania jonowego. W razie konieczności dodatkowo podawane są gazy techniczne, np. celem otrzymania tlenków.
3. Po naniesieniu wszystkich warstw tworzących strukturę elementarnej komórki pamięci MTJ wraz z warstwami dodatkowymi (np. warstwa pokrywająca zabezpieczająca przed utlenianiem, czy bufor przy podłożu ułatwiający krystalizację i minimalizację szorstkości powierzchniowych)

następuje wygrzewanie w temperaturze umożliwiającej rekrytalizację użytych materiałów. Próbkę ma postać (od dołu): krzem (utleniony), warstwy buforowe/przewodzące, warstwy aktywne, warstwy pokrywające).

4. Na próbkę nakładany jest za pomocą wirówki fotorezyst negatywowy.
5. Fotorezyst jest naświetlany.
6. Fotorezyst jest wywoływany – odsłonięte zostają nienaświetlone fragmenty.
7. Metodą trawienia jonowego trawione są obszary odsłonięte, aż do osiągnięcia podłoża krzemowego – formowany jest wtedy kształt dolnych elektrod (elementów połączeń).
8. Nanoszony jest metodą rozpylania jonowego izolator (np. tlenek aluminium, w procesie napyłania aluminium w obecności tlenu w komorze procesowej), tak aby wyrównać wysokość wytrawionego materiału oraz zapewnić izolację.
9. Cały fotorezyst wraz z położonym na nim izolatorem jest usuwany – powierzchnia próbki znów jest płaska (dzięki naniesionemu izolatorowi) oraz nie ma zagrożenia, że kolejne nanoszone warstwy spowodują zwarcia w pionie.
10. Nanoszony jest fotorezyst negatywowy (patrz punkt 4).
11. Fotorezyst jest naświetlany i wywoływany.
12. Próbkę jest trawiona, aż do warstw buforowych/przewodzących, które nie są trawione – gdyż formują one dolne elementy połączeń elektrycznych. Pozostałe ponad podłożem kolumny (zawierające warstwy aktywne i warstwy pokrywające) tworzą elementarne komórki pamięci (są to kolumny o średnicy rzędu od 10 do 100 nm), oraz przelotki (o rozmiarach rzędu od 1 do 10  $\mu\text{m}$ , które nie wykazują istotnej magnetorezystancji i posiadają niską rezystancję) umożliwiające kontakt elektryczny z warstwami podłoża, a za ich pośrednictwem z dolnymi warstwami złącza tunelowego.
13. Nanoszony jest izolator (patrz punkt 8).
14. Fotorezyst wraz z niepotrzebnym izolatorem jest usuwany (patrz punkt 9).
15. Nanoszony jest fotorezyst pozytywowy (patrz punkt 4).
16. Fotorezyst jest naświetlany (patrz punkt 5).
17. Fotorezyst jest wywoływany (patrz punkt 6) i odsłonięte zostają nienaświetlone miejsca (fotorezyst pozytywowy).
18. Nanoszona jest warstwa metalu.
19. Usuwany jest fotorezyst wraz z naniesionym na nim metalem.
20. Pozostały metal tworzy teraz pozostałe połączenia (pomiędzy przelotkami a górnymi warstwami kolejnych złącz) – utworzone zostały połączenia szeregowo oraz miejsca do podłączenia tranzystorów sterujących.

Rozwiązanie według wynalazku znajduje zastosowanie:

1. do budowy wielostanowych komórek pamięci STT-MRAM pozwalając na zwiększenie gęstości zapisu i sterowanie za pomocą jednego tranzystora komórką wielostanową, a więc pozwalającą przechować więcej niż 1 bit danych (jak zaprezentowano powyżej połączenie 3 komórek pozwala na przechowywanie 2 bitów danych),
2. do budowy pamięci wielostanowych w zastosowaniach elektroniki analogowej (przy dostatecznie dużej ilości połączonych elementów możliwe będzie pamiętanie przyłożonego napięcia),
3. do budowy rekonfigurowanych sprzętowych sieci neuronowych.

## Zastrzeżenia patentowe

1. Sposób otrzymywania czynnej wielostanowej struktury pamięci polegający na sterowaniu otrzymanej struktury pamięci, **znamienny tym**, że łączy się szeregowo elementarne komórki pamięci MTJ poprzez wykonanie połączenia elektrycznego warstwy referencyjnej RL jednej komórki pamięci MTJ z warstwą swobodną FL kolejnej komórki pamięci MTJ, następnie zewnętrzne kontakty tak otrzymanej wielostanowej struktury pamięci łączy się z blokiem sterującym, z którego podaje się impuls napięciowy o określonej amplitudzie i czasie, przy czym wielkość parametrów impulsu napięciowego zależna jest od pożądanego docelowego stanu rezystancji wielostanowej struktury pamięci, przy czym w celu zapisu stanu o wyższej rezystancji zwiększa się impuls napięciowy do napięcia, przy którym przełączeniu do stanu

wyższej rezystancji ulega dodatkowo tylko jedna, dowolna z połączonych, elementarnych komórek pamięci MTJ, wówczas następuje spadek prądu poniżej wartości krytycznej a występujące ujemne sprzężenie zwrotne blokuje kolejne przełączenia, w celu zapisu do stanu o niskiej rezystancji podaje się impuls napięciowy o przeciwnej polaryzacji oraz amplitudzie, przy której osiąga się prąd krytyczny, a występujące dodatnie sprzężenie zwrotne powoduje przełączenie wszystkich elementarnych komórek pamięci MTJ do stanu niskiej rezystancji.

2. Sposób otrzymywania według zastrz. 1, **znamienny tym**, że szeregowe połączenie elektryczne elementarnych komórek pamięci MTJ wykonuje się metodą nanoszenia warstw metalicznych.
3. Sposób otrzymywania według zastrz. 1, **znamienny tym**, że szeregowe połączenia elektryczne elementarnych komórek pamięci MTJ wykonuje się metodą bondowania.
4. Sposób otrzymywania według zastrz. 1, **znamienny tym**, że szeregowe połączenia elektryczne elementarnych komórek pamięci MTJ wykonuje się z wykorzystaniem przelotek powstałych z warstw tworzących elementarną komórkę pamięci MTJ o dużo większych rozmiarach.
5. Wielostanowa struktura pamięci składająca się z elementarnych komórek MTJ, **znamienna tym**, że ma na podłożu (1) naniesione warstwy przewodzące (2) następnie warstwy elementarnej komórki pamięci MTJ (3): warstwę referencyjną RL (7), warstwę bariery tunelowej (8) i warstwę swobodną FL (9), przykryte warstwą przykrywającą (5), oraz warstwę połączeniową (6B) łączącą warstwę swobodną FL (9) z warstwą referencyjną RL (7) kolejnych komórek pamięci MTJ (3), przy czym pierwsza i ostatnia elementarna komórka MTJ (3) ma kontakty (6A, 6C).

### Rysunki

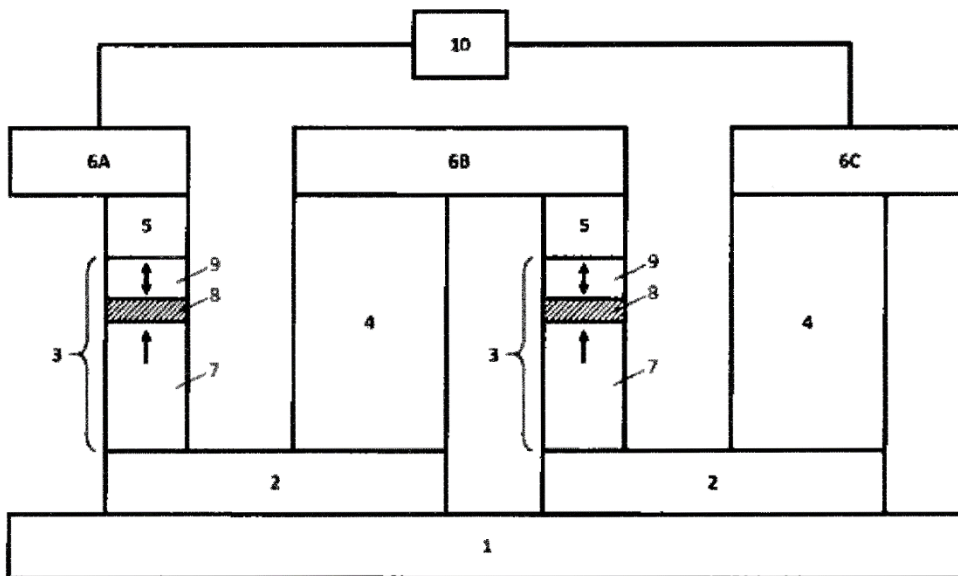


Fig. 1

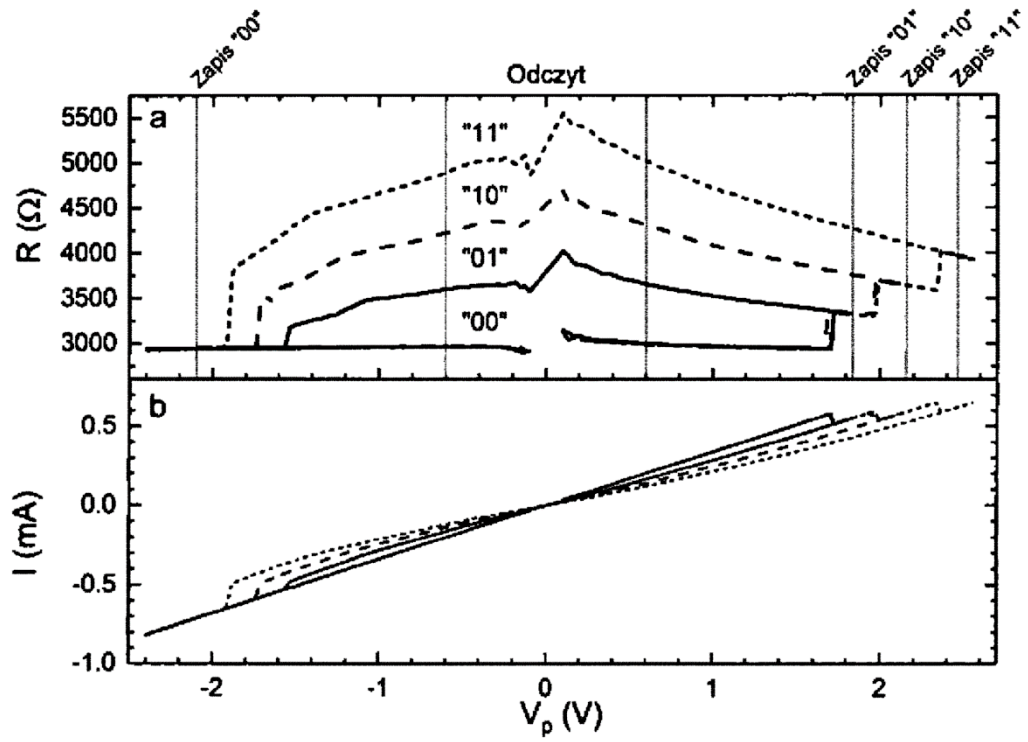


Fig. 2

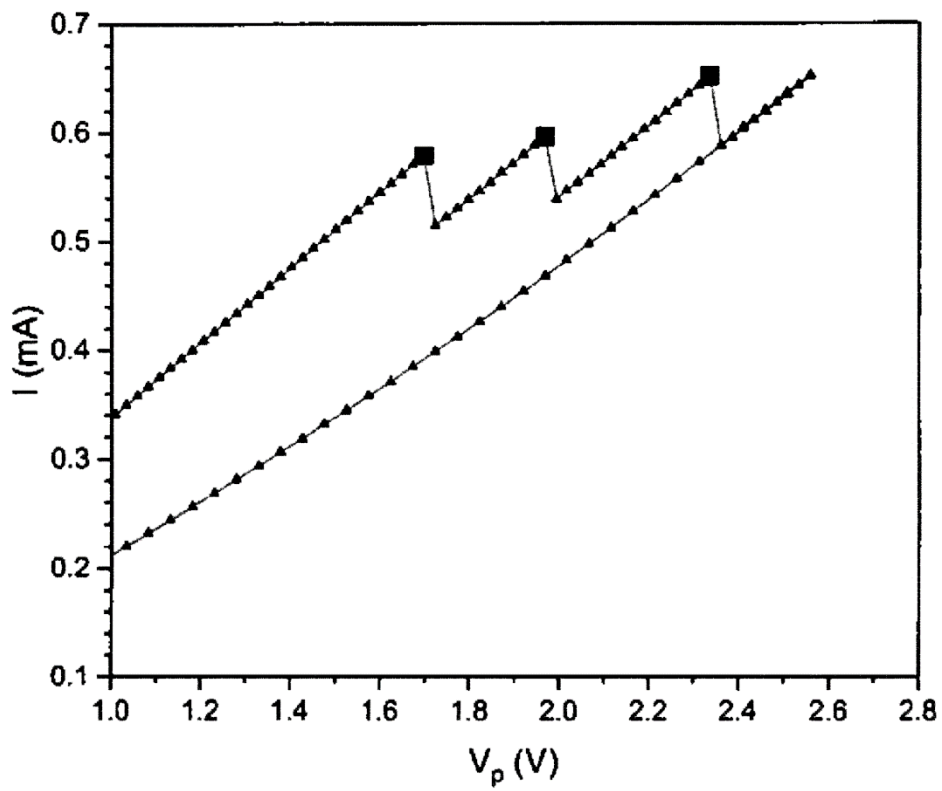


Fig.3