

RZECZPOSPOLITA
POLSKA



Urząd Patentowy
Rzeczypospolitej Polskiej

(12) **OPIS PATENTOWY** (19) **PL** (11) **227451**

(13) **B1**

(21) Numer zgłoszenia: **413960**

(22) Data zgłoszenia: **14.09.2015**

(51) Int.Cl.

H03M 1/00 (2006.01)

H03M 1/34 (2006.01)

H03M 1/14 (2006.01)

(54) **Sposób przetwarzania interwału czasu na słowo cyfrowe metodą kompensacji wagowej**

(43) Zgłoszenie ogłoszono:

27.03.2017 BUP 07/17

(45) O udzieleniu patentu ogłoszono:

29.12.2017 WUP 12/17

(73) Uprawniony z patentu:

**AKADEMIA GÓRNICZO-HUTNICZA
IM. STANISŁAWA STASZICA W KRAKOWIE,
Kraków, PL**

(72) Twórca(y) wynalazku:

**DARIUSZ KOŚCIELNIK, Kraków, PL
MAREK MIŚKOWICZ, Kraków, PL**

(74) Pełnomocnik:

rzec. pat. Andrzej Kacperski

PL 227451 B1

Opis wynalazku

Przedmiotem wynalazku jest sposób przetwarzania interwału czasu na słowo cyfrowe metodą kompensacji wagowej, znajdujący zastosowanie w systemach kontrolno-pomiarowych.

Znany z opisu patentowego PL 220 575 (zgłoszenie międzynarodowe WO/2011/152744) sposób przetwarzania interwału czasu na słowo cyfrowe składa się z dwóch faz. W fazie pierwszej mierzony czas jest zastępowany inną, pośrednią wielkością fizyczną, której rolę pełni ładunek elektryczny. Ładunek ten dostarcza się za pomocą źródła prądowego podczas trwania całego interwału czasu i gromadzi się w kondensatorze próbkującym. W ten sposób ilość zgromadzonego ładunku jest wprost proporcjonalna do długości mierzonego odcinka czasu. Po wykryciu końca interwału czasu i zakończeniu gromadzenia ładunku jest rozpoczynana druga faza, w wyniku której ilość zgromadzonego ładunku elektrycznego jest wyrażana w postaci słowa cyfrowego. W tym celu cały ładunek jest przenoszony z kondensatora próbkującego do matrycy kondensatorów o binarnym stosunku ich pojemności. W każdym z kroków tej fazy mniejszy, docelowy kondensator jest napełniany ładunkiem pobieranym z kondensatora większego, źródłowego. Jeżeli uda się całkowicie naładować kondensator docelowy, a zatem uzyskać między jego okładkami napięcie równe napięciu referencyjnemu, to zgromadzony w nim ładunek jest już tam pozostawiany. W przeciwnym przypadku częściowo naładowany kondensator staje się źródłowym, a zgromadzony w nim ładunek jest dzielony na jeszcze mniejsze porcje poprzez przeniesienie go do kondensatorów o mniejszych pojemnościach. Aby umożliwić przenoszenie ładunku pomiędzy dwoma kondensatorami, dolna okładka kondensatora źródłowego jest łączona ze źródłem napięcia pomocniczego, o wartości odpowiednio większej od wartości napięcia referencyjnego. W tym samym czasie dolna okładka kondensatora docelowego jest łączona z masą układu. Utrzymywana w ten sposób różnica potencjałów między górnymi okładkami obu kondensatorów umożliwia poprawną pracę źródła prądowego przenoszącego ładunek. W wyjściowym słowie cyfrowym każdemu całkowicie naładowanemu kondensatorowi jest przypisywany bit o wartości 1, a pozostałe kondensatory są reprezentowane przez bity o wartości 0.

Zgodnie z wynalazkiem sposób przetwarzania interwału czasu na słowo cyfrowe metodą kompensacji wagowej polega na wykrywaniu za pomocą modułu sterującego początku i końca interwału czasu oraz przypisaniu za pomocą modułu sterującego odpowiedniej wartości n-bitowemu wyjściowemu słowu cyfrowemu.

Istotą rozwiązania jest to, że interwał czasu odwzorowuje się w postaci różnicy długości odcinka czasu referencyjnego i odcinka czasu sygnałowego. Odcinek czasu referencyjnego odmierza się od chwili wykrycia początku interwału czasu, a odcinek czasu sygnałowego odmierza się od chwili wykrycia końca interwału czasu. Odmierzanie obu odcinków czasu kończy się w tym samym momencie.

Korzystne jest, gdy odmierzanie odcinka czasu referencyjnego realizuje się przez ładowanie, za pomocą źródła prądowego referencyjnego, kondensatora wybranego za pomocą modułu sterującego z zestawu kondensatorów, takich, że pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego. Jako pierwszy wybiera się kondensator o największej pojemności w zestawie kondensatorów. Kondensator ten ładuje się do chwili, gdy narastające na nim napięcie referencyjne, które porównuje się za pomocą komparatora referencyjnego z napięciem progowym, jest równe napięciu progowemu. Wówczas rozpoczyna się ładowanie, za pomocą źródła prądowego referencyjnego, kolejnego kondensatora wybranego z zestawu kondensatorów, takiego, że pojemność tego kondensatora jest największa wśród nie ładowanych jeszcze kondensatorów, a narastające na nim napięcie referencyjne porównuje się, za pomocą komparatora referencyjnego, z napięciem progowym. Czynności te powtarza się do końca odmierzenia obu odcinków czasu.

Odmierzanie odcinka czasu sygnałowego realizuje się przez ładowanie, za pomocą źródła prądowego sygnałowego, kondensatora wybranego z zestawu kondensatorów, takiego, że pojemność tego kondensatora jest największa wśród nie ładowanych jeszcze kondensatorów. Wybrany tak kondensator ładuje się do chwili, gdy narastające na nim napięcie sygnałowe, które porównuje się za pomocą komparatora sygnałowego z napięciem progowym, jest równe napięciu progowemu. Następnie rozpoczyna się ładowanie, za pomocą źródła prądowego sygnałowego, kolejnego kondensatora, który wybiera się w taki sam sposób. Czynności te powtarza się do końca odmierzenia obu odcinków czasu.

Odmierzanie odcinka czasu referencyjnego i odcinka czasu sygnałowego kończy się, gdy podczas ładowania kondensatora o najmniejszej pojemności w zestawie kondensatorów wykryje się, że

albo napięcie referencyjne, narastające na kondensatorze ładowanym za pomocą źródła prądowego referencyjnego, albo napięcie sygnałowe, narastające na kondensatorze ładowanym za pomocą źródła prądowego sygnałowego jest równe napięciu progowemu.

Korzystne jest, gdy wydajności źródła prądowego referencyjnego w okresie trwania interwału czasu jest mniejsza od wydajności źródła prądowego sygnałowego, a w chwili wykrycia, za pomocą modułu sterującego, końca interwału czasu wydajność tę zwiększa się, za pomocą modułu sterującego, do wydajności źródła prądowego sygnałowego.

Korzystne jest, gdy wartość n-bitowego wyjściowego słowa cyfrowego, będącego wynikiem przetwarzania, wyznacza się, za pomocą modułu sterującego, przez odjęcie od wartości n-bitowego pierwszego słowa cyfrowego wartości n-bitowego drugiego słowa cyfrowego. Bitom pierwszego słowa cyfrowego przypisuje się wartość 1, jeżeli przyporządkowane im kondensatory zestawu kondensatorów były ładowane za pomocą źródła prądowego referencyjnego. Pozostałym bitom tego słowa przypisuje się wartość 0. Natomiast bitom drugiego słowa cyfrowego przypisuje się, za pomocą modułu sterującego, zanegowane wartości bitów pierwszego słowa cyfrowego. Wyznaczoną w ten sposób wartość n-bitowego wyjściowego słowa cyfrowego zmniejsza się o 1, jeżeli ostatni z kondensatorów ładowanych za pomocą źródła prądowego referencyjnego nie został naładowany do napięcia równego napięciu progowemu.

Korzystne jest, gdy wartość n-bitowego wyjściowego słowa cyfrowego, będącego wynikiem przetwarzania, wyznacza się, za pomocą modułu sterującego, w następujący sposób. Bitowi tego słowa cyfrowego przypisuje się wartość 1, jeżeli podczas ładowania przyporządkowanego temu bitowi kondensatora zestawu kondensatorów za pomocą źródła prądowego referencyjnego nie rozpoczęto ładowanie kolejnego kondensatora za pomocą źródła prądowego sygnałowego. Bitowi tego słowa cyfrowego przypisuje się wartość 1 także wówczas, gdy podczas ładowania przyporządkowanego temu bitowi kondensatora za pomocą źródła prądowego sygnałowego rozpoczęto ładowanie kolejnego kondensatora za pomocą źródła prądowego referencyjnego. W pozostałych przypadkach bitowi temu przypisuje się wartość 0.

Zaletą rozwiązania jest taktowanie jego pracy za pomocą sygnałów wyjściowych dwóch komparatorów, które wykrywają momenty zakończenia realizowania każdego z etapów procesu przetwarzania. W ten sposób wyeliminowano potrzebę stosowania zewnętrznego źródła przebiegu taktującego, pobierającego znaczne ilości energii, istotnie poprawiając sprawność energetyczną procesu przetwarzania.

Przyczyną wysokiej sprawności energetycznej rozwiązania jest także całkowite zawieszanie wykonywania jakichkolwiek działań w przerwach pomiędzy kolejnymi procesami przetwarzania. Moc pobierana wówczas ze źródła zasilania przez układy wykonane w technologii CMOS jest pomijalnie mała.

Zastosowanie źródła prądowego referencyjnego o regulowanej wydajności umożliwia niezależne definiowanie zakresu pomiarowego przetwornika i maksymalnej długości odcinka czasu sygnałowego. Dzięki powyższemu całkowity czas przetwarzania może być krótszy od osiąganego w układzie wykorzystującym źródło prądowe referencyjne o wydajności stałej i równej wydajności źródła prądowego sygnałowego.

Przedmiot wynalazku jest objaśniony w przykładach wykonania na rysunku, gdzie przedstawiono:

Fig. 1 – układ w stanie oczekiwania na pojawienie się początku interwału czasu,

Fig. 2 – wzajemne usytuowanie interwału czasu T oraz odcinka czasu referencyjnego RT i odcinka czasu sygnałowego ST .

Zgodnie z wynalazkiem sposób przetwarzania interwału czasu na słowo cyfrowe metodą kompensacji wagowej polega na wyznaczaniu różnicy długości odcinka czasu referencyjnego RT i odcinka czasu sygnałowego ST (fig. 2). Odmierzanie odcinka czasu referencyjnego RT rozpoczyna się w chwili t_1 wykrycia, za pomocą modułu sterującego CM , początku interwału czasu T . Odmierzanie odcinka czasu sygnałowego ST rozpoczyna się w chwili t_2 wykrycia, za pomocą modułu sterującego CM , końca interwału czasu T . Odmierzanie obu odcinków czasu kończy się w tym samym momencie t_3 po wyczerpaniu wspólnego zbioru elementów służących do przedłużania odcinka czasu referencyjnego RT i odcinka czasu sygnałowego ST . Wartość różnicy długości odcinka czasu referencyjnego RT i odcinka czasu sygnałowego ST zapisaną w postaci binarnej przypisuje się, za pomocą modułu sterującego CM , n-bitowemu wyjściowemu słowu cyfrowemu B .

Odmierzanie kolejnego skwantowanego fragmentu odcinka czasu referencyjnego RT realizuje się przez ładowanie, za pomocą źródła prądowego referencyjnego I_R , kondensatora wybranego

za pomocą modułu sterującego CM z zestawu kondensatorów CS, zawierającego kondensatory C_{n-1} , C_{n-2}, \dots, C_1, C_0 . Jako pierwszy wybiera się kondensator C_{n-1} o największej pojemności w zestawie kondensatorów CS. Wybrany kondensator ładuje się do chwili, gdy narastające na nim napięcie referencyjne U_R , które porównuje się za pomocą komparatora referencyjnego K_R z napięciem progowym U_{TH} , jest równe napięciu progowemu U_{TH} . Wówczas rozpoczyna się ładowanie, za pomocą źródła prądowego referencyjnego I_R , kolejnego kondensatora wybranego z zestawu kondensatorów CS, takiego, że pojemność tego kondensatora jest największa wśród nie ładowanych jeszcze kondensatorów, a narastające na nim napięcie referencyjne U_R , porównuje się, za pomocą komparatora referencyjnego K_R , z napięciem progowym U_{TH} . Czynności te powtarza się aż do wyczerpania zbioru kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$.

Odmierzanie kolejnego skwantowanego fragmentu odcinka czasu sygnałowego ST realizuje się przez ładowanie, za pomocą źródła prądowego sygnałowego I_S , kondensatora wybranego za pomocą modułu sterującego CM z zestawu kondensatorów CS, takiego, że pojemność tego kondensatora jest największa wśród nie ładowanych jeszcze kondensatorów. Wybrany kondensator ładuje się do chwili, gdy narastające na nim napięcie sygnałowe U_S , które porównuje się za pomocą komparatora sygnałowego K_S z napięciem progowym U_{TH} , jest równe napięciu progowemu U_{TH} . Następnie rozpoczyna się ładowanie za pomocą źródła prądowego sygnałowego I_S kolejnego kondensatora, który wybiera się w taki sam sposób. Czynności te powtarza się aż do wyczerpania zbioru kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$, a wydajności źródła prądowego referencyjnego I_R i źródła prądowego sygnałowego I_S są stałe i takie same.

Odmierzanie odcinka czasu referencyjnego RT i odcinka czasu sygnałowego ST kończy się jednocześnie, gdy podczas ładowania kondensatora C_0 o najmniejszej pojemności w zestawie CS wykryje się, że albo napięcie referencyjne U_R narastające na kondensatorze ładowanym za pomocą źródła prądowego referencyjnego I_R , albo napięcie sygnałowe U_S narastające na kondensatorze ładowanym za pomocą źródła prądowego sygnałowego I_S jest równe napięciu progowemu U_{TH} .

Inny przykładowy sposób przetwarzania interwału czasu na słowo cyfrowe metodą kompensacji wagowej różni się od poprzedniego tym, że w okresie trwania interwału czasu T wydajności źródła prądowego referencyjnego I_R jest dwukrotnie mniejsza od wydajności źródła prądowego sygnałowego I_S . W chwili t_2 wykrycia, za pomocą modułu sterującego CM, końca interwału czasu T wydajność tę zwiększa się, za pomocą modułu sterującego CM, do wydajności źródła prądowego sygnałowego I_S .

W obu przykładach sposobu wartość n-bitowego wyjściowego słowa cyfrowego B, będącego wynikiem przetwarzania, wyznacza się, za pomocą modułu sterującego CM, przez odjęcie od wartości n-bitowego pierwszego słowa cyfrowego wartości n-bitowego drugiego słowa cyfrowego. Bitom pierwszego słowa cyfrowego przypisuje się wartość 1, jeżeli przyporządkowane im kondensatory zestawu kondensatorów CS były ładowane za pomocą źródła prądowego referencyjnego I_R , a pozostałym bitom tego słowa przypisuje się wartość 0. Bitom drugiego słowa cyfrowego przypisuje się, za pomocą modułu sterującego CM, zanegowane wartości bitów pierwszego słowa cyfrowego. Wyznaczoną w ten sposób wartość n-bitowego wyjściowego słowa cyfrowego B zmniejsza się o 1, jeżeli ostatni z kondensatorów ładowanych za pomocą źródła prądowego referencyjnego I_R nie został naładowany do napięcia równego napięciu progowemu U_{TH} .

Inny przykładowy sposób wyznaczania wartości n-bitowego wyjściowego słowa cyfrowego B polega na tym, że bitowi tego słowa cyfrowego przypisuje się, za pomocą modułu sterującego CM, wartość 1, jeżeli podczas ładowania przyporządkowanego temu bitowi kondensatora zestawu kondensatorów C_S za pomocą źródła prądowego referencyjnego I_R nie rozpoczęto ładowania kolejnego kondensatora za pomocą źródła prądowego sygnałowego I_S . Bitowi temu przypisuje się, za pomocą modułu sterującego CM, wartość 1 także wówczas, gdy podczas ładowania przyporządkowanego mu kondensatora zestawu kondensatorów CS za pomocą źródła prądowego sygnałowego I_S rozpoczęto ładowanie kolejnego kondensatora za pomocą źródła prądowego referencyjnego I_R . W pozostałych przypadkach bitowi temu przypisuje się, za pomocą modułu sterującego CM, wartość 0.

Układ do przetwarzania interwału czasu na słowo cyfrowe metodą kompensacji wagowej, w pierwszym przykładowym rozwiązaniu (fig. 1), zawiera moduł sterujący CM wyposażony w wejście interwału czasu I_n , wyjście słowa cyfrowego B oraz wyjście zakończenia przetwarzania RDY. Wejście referencyjne I_R modułu sterującego CM jest połączone z wyjściem komparatora referencyjnego K_R , a wejście sygnałowe I_S modułu sterującego CM jest połączone z wyjściem komparatora sygnałowego K_S . Wyjście referencyjne P_R modułu sterującego CM jest połączone z wejściem sterującym źródła prądowego referencyjnego I_R , a wyjście sygnałowe P_S modułu sterującego CM jest połączone z wej-

ściem sterującym źródła prądowego sygnałowego I_S . Wyjścia sterujące $P_{n-1}, P_{n-2}, \dots, P_1, P_0$ modułu sterującego CM są połączone, odpowiednio, z wejściami sterującymi przełączników $S_{n-1}, S_{n-2}, \dots, S_1, S_0$ zestawu kondensatorów CS. W zestawie kondensatorów CS pojemność każdego kondensatora $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio poprzedzającego. Wejście nieodwracające komparatora referencyjnego K_R jest połączone z szyną referencyjną R oraz wyjściem źródła prądowego referencyjnego I_R , którego wejście jest połączone z napięciem zasilania U_{DD} . Wejście odwracające komparatora referencyjnego K_R jest połączone z napięciem progowym U_{TH} . Wejście nieodwracające komparatora sygnałowego K_S jest połączone z szyną sygnałową S oraz wyjściem źródła prądowego sygnałowego I_S , którego wejście jest połączone z napięciem zasilania U_{DD} . Wejście odwracające komparatora sygnałowego K_S jest połączone z napięciem progowym U_{TH} oraz wejściem odwracającym komparatora referencyjnego K_R . Dolne okładki kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zestawu kondensatorów CS są połączone z masą układu, a górne okładki tych kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ są połączone, odpowiednio, ze stykami ruchomymi przełączników $S_{n-1}, S_{n-2}, \dots, S_1, S_0$. Pierwsze styki nieruchome przełączników $S_{n-1}, S_{n-2}, \dots, S_1, S_0$ są połączone z szyną sygnałową S, drugie styki nieruchome są połączone z masą układu, a trzecie styki nieruchome są połączone z szyną referencyjną R. Źródło prądowe referencyjne I_R i źródło prądowe sygnałowe I_S , w tym przykładzie, mają jednakową wydajność.

W drugim przykładowym rozwiązaniu układ różni się od przedstawionego w pierwszym przykładzie tym, że źródło prądowe referencyjne I_R ma wydajność regulowaną, której wartość zmienia się za pomocą wyjścia referencyjnego P_R modułu sterującego CM.

W poniższym opisie przebiegu przetwarzania przyjęto następujące oznaczenia:

- x jest indeksem kondensatora ładowanego aktualnie za pomocą źródła prądowego referencyjnego I_R ,
- y jest indeksem kondensatora ładowanego aktualnie za pomocą źródła prądowego sygnałowego I_S ,
- z jest indeksem kondensatora, którego pojemność aktualnie jest największa wśród nie ładowanych jeszcze kondensatorów zestawu kondensatorów CS.

Przetwarzanie interwału czasu na słowo cyfrowe metodą kompensacji wagowej realizowane, według wynalazku, w pierwszym przykładowym układzie (fig. 1) przebiega następująco. Przed rozpoczęciem procesu przetwarzania moduł sterujący CM, przy pomocy sygnału z wyjścia referencyjnego P_R , powoduje wyłączenie źródła prądowego referencyjnego I_R , zaś przy pomocy sygnału z wyjścia sygnałowego P_S powoduje wyłączenie źródła prądowego sygnałowego I_S . Przy pomocy sygnałów z wyjść sterujących $P_{n-1}, P_{n-2}, \dots, P_1, P_0$ moduł sterujący CM powoduje przełączenie przełączników $S_{n-1}, S_{n-2}, \dots, S_1, S_0$ w drugie położenie i połączenie górnych okładek wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ stawu kondensatorów CS z masą układu, wymuszając całkowite rozładowanie wszystkich kondensatorów $C_{n-1}, S_{n-2}, \dots, S_1, S_0$ zestawu kondensatorów CS.

W chwili t_1 wykrycia przez moduł sterujący CM początku interwału czasu T, sygnalizowanego na wejściu interwału czasu I_n , moduł sterujący CM wprowadza wyjście zakończenia przetwarzania RDY w stan nieaktywny. Następnie moduł sterujący CM rozpoczyna odmierzenie odcinka czasu referencyjnego RT (fig. 2). Moduł sterujący CM łączy wówczas wyjście źródła prądowego referencyjnego I_R , z górną okładką kondensatora C_{n-1} o największej pojemności w zestawie kondensatorów CS. W tym celu moduł sterujący CM powoduje, przy pomocy sygnału z wyjścia sterującego P_{n-1} , przełączenie przełącznika S_{n-1} w trzecie położenie. Jednocześnie, przy pomocy sygnału z wyjścia referencyjnego P_R moduł sterujący CM powoduje włączenie źródła prądowego referencyjnego I_R . Następnie moduł sterujący CM przypisuje bitowi b_{n-1} n-bitowego pierwszego słowa cyfrowego wartość 1, a bitowi b_{n-1} n-bitowego drugiego słowa cyfrowego wartość 0. Napięcie referencyjne U_R narastające na kondensatorze C_x ładowanym za pomocą źródła prądowego referencyjnego I_R porównuje się za pomocą komparatora referencyjnego K_R z napięciem progowym U_{TH} . Gdy napięcie referencyjne U_R osiągnie wielkość napięcia progowego U_{TH} wówczas, na podstawie sygnału wyjściowego komparatora referencyjnego K_R , moduł sterujący CM powoduje, przy pomocy sygnału z wyjścia sterującego P_x , przełączenie przełącznika S_x w drugie położenie i połączenie górnej okładki kondensatora C_x z masą układu, wymuszając całkowite rozładowanie tego kondensatora. Jednocześnie moduł sterujący CM łączy wyjście źródła prądowego referencyjnego I_R z górną okładką kondensatora C_z , takiego, że jego pojemność jest największa wśród nie ładowanych jeszcze kondensatorów zestawu kondensatorów CS. W tym celu moduł sterujący CM powoduje, przy pomocy sygnału z wyjścia sterującego P_z , przełączenie przełącznika S_z w trzecie położenie. Następnie moduł sterujący CM przypisuje bitowi b_z n-bitowego pierw-

szego słowa cyfrowego wartość 1, a bitowi b_z n-bitowego drugiego słowa cyfrowego wartość 0. Napięcie referencyjne U_R narastające na kondensatorze C_x ładowanym aktualnie za pomocą źródła prądowego referencyjnego I_R porównuje się za pomocą komparatora referencyjnego K_R z napięciem progowym U_{TH} . Czynności te powtarza się aż do momentu t_3 zakończenia odmierzenia odcinka czasu referencyjnego R_T .

W chwili t_2 wykrycia końca interwału czasu T przez moduł sterujący CM, sygnalizowanego na wejściu interwału czasu I_n , moduł sterujący CM rozpoczyna odmierzenie odcinka czasu sygnałowego ST (fig. 2). Moduł sterujący CM łączy wówczas wyjście źródła prądowego sygnałowego I_S z górną okładką kondensatora C_z , takiego, że jego pojemność jest największa wśród nie ładowanych jeszcze kondensatorów zestawu kondensatorów CS . W tym celu moduł sterujący CM powoduje, przy pomocy sygnału z wyjścia sterującego P_z , przełączenie przełącznika S_z w pierwsze położenie. Jednocześnie, przy pomocy sygnału z wyjścia sygnałowego P_S , moduł sterujący CM powoduje włączenie źródła prądowego sygnałowego I_S . Następnie moduł sterujący CM przypisuje bitowi b_z n-bitowego pierwszego słowa cyfrowego wartość 0, a bitowi b_z n-bitowego drugiego słowa cyfrowego wartość 1. Napięcie sygnałowe U_S narastające na kondensatorze C_y ładowanym za pomocą źródła prądowego sygnałowego I_S porównuje się za pomocą komparatora sygnałowego K_S z napięciem progowym U_{TH} . Gdy napięcie sygnałowe U_S osiągnie wielkość napięcia progowego U_{TH} wówczas, na podstawie sygnału wyjściowego komparatora sygnałowego K_S , moduł sterujący CM powoduje, przy pomocy sygnału z wyjścia sterującego P_y , przełączenie przełącznika S_y w drugie położenie i połączenie górnej okładki kondensatora C_y z masą układu, wymuszając całkowite rozładowanie tego kondensatora. Jednocześnie moduł sterujący CM łączy wyjście źródła prądowego sygnałowego I_S z górną okładką kondensatora C_z , takiego, że jego pojemność jest największa wśród nie ładowanych jeszcze kondensatorów zestawu kondensatorów CS . Czynności te powtarza się aż do momentu t_3 zakończenia odmierzenia odcinka czasu sygnałowego ST .

Odmierzanie odcinka czasu referencyjnego RT i odcinka czasu sygnałowego ST moduł sterujący CM kończy w chwili t_3 (fig. 2) gdy podczas ładowania kondensatora C_0 o najmniejszej pojemności w zestawie kondensatorów CS wykryje, albo na podstawie sygnału wyjściowego komparatora referencyjnego K_R , że napięcie referencyjne U_R narastające na kondensatorze C_x ładowanym za pomocą źródła prądowego referencyjnego I_R jest równe napięciu progowemu U_{TH} , albo na podstawie sygnału wyjściowego komparatora sygnałowego K_S , że napięcie sygnałowe U_S narastające na kondensatorze C_y ładowanym za pomocą źródła prądowego sygnałowego I_S jest równe napięciu progowemu U_{TH} . W drugim z przypadków moduł sterujący CM zmniejsza o 1 wartość n-bitowego pierwszego słowa cyfrowego. Następnie, w obu przypadkach, moduł sterujący CM, przy pomocy sygnału z wyjścia referencyjnego P_R powoduje wyłączenie źródła prądowego referencyjnego I_R , zaś przy pomocy sygnału z wyjścia sygnałowego P_S powoduje wyłączenie źródła prądowego sygnałowego I_S . Przy pomocy sygnałów z wyjść sterujących $P_{n-1}, P_{n-2}, \dots, P_1, P_0$ moduł sterujący CM powoduje przełączenie przełączników $S_{n-1}, S_{n-2}, \dots, S_1, S_0$ w drugie położenie i połączenie górnych okładek wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zestawu kondensatorów CS z masą układu, wymuszając całkowite rozładowanie wszystkich kondensatorów $C_{n-1}, C_{n-2}, \dots, C_1, C_0$ zestawu kondensatorów CS .

Moduł sterujący CM wyznacza wartości bitów $b_{n-1}, b_{n-2}, \dots, b_1, b_0$ n-bitowego wyjściowego słowa cyfrowego B , będącego wynikiem przetwarzania, odejmując od wartości n-bitowego pierwszego słowa cyfrowego wartość n-bitowego drugiego słowa cyfrowego. Następnie moduł sterujący CM wprowadza wyjście zakończenia przetwarzania RDY w stan aktywny.

W drugim przykładowym układzie przetwarzanie interwału czasu na słowo cyfrowe metodą kompensacji wagowej różni się od realizowanego w pierwszym przykładowym układzie tym, że w chwili t_1 wykrycia przez moduł sterujący CM początku interwału czasu T , sygnalizowanego na wejściu interwału czasu I_n , moduł sterujący CM powoduje dodatkowo, przy pomocy sygnału z wyjścia referencyjnego P_R , zmniejszenie wydajności źródła prądowego referencyjnego I_R poniżej wydajności źródła prądowego sygnałowego I_S . W chwili t_2 wykrycia przez moduł sterujący CM końca interwału czasu T , sygnalizowanego na wejściu interwału czasu I_n , moduł sterujący CM powoduje dodatkowo, przy pomocy sygnału z wyjścia referencyjnego P_R , zwiększenie wydajności źródła prądowego referencyjnego I_R do wydajności źródła prądowego sygnałowego I_S .

W innym przykładzie wyznaczania wartości n-bitowego wyjściowego słowa cyfrowego B , będącego wynikiem przetwarzania, moduł sterujący CM przypisuje bitowi b_x słowa cyfrowego B wartość 1, jeżeli podczas ładowania przyporządkowanego temu bitowi kondensatora C_x zestawu kondensatorów CS za pomocą źródła prądowego referencyjnego I_R moduł sterujący CM nie spowodował rozpoczęcia

ładowanie kolejnego kondensatora za pomocą źródła prądowego sygnałowego I_S . Moduł sterujący CM przypisuje bitowi b_y n-bitowego wyjściowego słowa cyfrowego B wartość 1 także wówczas, gdy podczas ładowania przyporządkowanego temu bitowi kondensatora C_y zestawu kondensatorów CS za pomocą źródła prądowego sygnałowego I_S moduł sterujący CM spowodował rozpoczęcie ładowania kolejnego kondensatora za pomocą źródła prądowego referencyjnego I_R . Pozostałym bitom n-bitowego wyjściowego słowa cyfrowego B moduł sterujący CM przypisuje wartość 0.

Zastrzeżenia patentowe

1. Sposób przetwarzania interwału czasu na słowo cyfrowe metodą-kompensacji wagowej, polegający na wykrywaniu za pomocą modułu sterującego początku i końca interwału czasu oraz przypisaniu za pomocą modułu sterującego odpowiedniej wartości n-bitowemu wyjściowemu słowu cyfrowemu, **znamienny tym**, że interwał czasu (T) odwzorowuje się w postaci różnicy długości odcinka czasu referencyjnego (RT) i odcinka czasu sygnałowego (ST), przy czym odcinek czasu referencyjnego (RT) odmierza się od chwili (t_1) wykrycia początku interwału czasu (T), a odcinek czasu sygnałowego (ST) odmierza się od chwili (t_2) wykrycia końca interwału czasu (T), zaś odmierzenie obu odcinków czasu kończy się w tym samym momencie (t_3).
2. Sposób według zastrz. 1, **znamienny tym**, że
 - odmierzenie odcinka czasu referencyjnego (RT) realizuje się przez ładowanie, za pomocą źródła prądowego referencyjnego (I_R), kondensatora wybranego za pomocą modułu sterującego (CM) z zestawu kondensatorów (CS), zawierającego kondensatory (C_{n-1} , C_{n-2} , ..., C_1 , C_0), takie, że pojemność każdego kondensatora o kolejnym indeksie jest dwukrotnie większa od pojemności kondensatora bezpośrednio go poprzedzającego, a jako pierwszy wybiera się kondensator (C_{n-1}) o największej pojemności w zestawie kondensatorów (CS), przy czym wybrany kondensator ładuje się do chwili, gdy narastające na nim napięcie referencyjne (U_R), które porównuje się za pomocą komparatora referencyjnego (K_R) z napięciem progowym (U_{TH}), jest równe napięciu progowemu (U_{TH}) i wówczas rozpoczyna się ładowanie, za pomocą źródła prądowego referencyjnego (I_R), kolejnego kondensatora wybranego z zestawu kondensatorów (CS), takiego, że pojemność tego kondensatora jest największa wśród nie ładowanych jeszcze kondensatorów, a narastające na nim napięcie referencyjne (U_R) porównuje się, za pomocą komparatora referencyjnego (K_R), z napięciem progowym (U_{TH}) i czynności te powtarza się,
 - odmierzenie odcinka czasu sygnałowego (ST) realizuje się przez ładowanie, za pomocą źródła prądowego sygnałowego (I_S), kondensatora wybranego za pomocą modułu sterującego (CM) z zestawu kondensatorów (CS), takiego, że pojemność tego kondensatora jest największa wśród nie ładowanych jeszcze kondensatorów, przy czym wybrany kondensator ładuje się do chwili, gdy narastające na nim napięcie sygnałowe (U_S), które porównuje się za pomocą komparatora sygnałowego (K_S) z napięciem progowym (U_{TH}), jest równe napięciu progowemu (U_{TH}), a następnie rozpoczyna się ładowanie, za pomocą źródła prądowego sygnałowego (I_S), kolejnego kondensatora, który wybiera się w taki sam sposób i czynności te powtarza się,
 - kończy się odmierzenie odcinka czasu referencyjnego (RT) i odcinka czasu sygnałowego (ST), gdy podczas ładowania kondensatora (C_0) o najmniejszej pojemności w zestawie (CS) wykryje się, że albo napięcie referencyjne (U_R) narastające na kondensatorze ładowanym za pomocą źródła prądowego referencyjnego (I_R), albo napięcie sygnałowe (U_S) narastające na kondensatorze ładowanym za pomocą źródła prądowego sygnałowego (I_S) jest równe napięciu progowemu (U_{TH}).
3. Sposób według zastrz. 2, **znamienny tym**, że wydajność źródła prądowego referencyjnego (I_R) w okresie trwania interwału czasu (T) jest mniejsza od wydajności źródła prądowego sygnałowego (I_S), a w chwili (t_2) wykrycia, za pomocą modułu sterującego (CM), końca interwału czasu (T) wydajność tę zwiększa się, za pomocą modułu sterującego (CM), do wydajności źródła prądowego sygnałowego (I_S).
4. Sposób według zastrz. 2 i 3, **znamienny tym**, że wartość n-bitowego wyjściowego słowa cyfrowego (B), będącego wynikiem przetwarzania, wyznacza się, za pomocą modułu sterują-

- cego (CM), przez odjęcie od wartości n-bitowego pierwszego słowa cyfrowego wartości n-bitowego drugiego słowa cyfrowego, przy czym bitom pierwszego słowa cyfrowego przypisuje się wartość 1, jeżeli przyporządkowane im kondensatory zestawu kondensatorów (CS) były ładowane za pomocą źródła prądowego referencyjnego (I_R), a pozostałym bitom tego słowa przypisuje się wartość 0, natomiast bitom drugiego słowa, cyfrowego przypisuje się, za pomocą modułu sterującego (CM), zanegowane wartości bitów pierwszego słowa cyfrowego, a wyznaczoną w ten sposób wartość n-bitowego wyjściowego słowa cyfrowego (B) zmniejsza się o 1, jeżeli ostatni z kondensatorów ładowanych za pomocą źródła prądowego referencyjnego (I_R) nie został naładowany do napięcia równego napięciu progowemu (U_{TH}).
5. Sposób według zastrz. 2 i 3, **znamienny tym**, że wartość n-bitowego wyjściowego słowa cyfrowego (B), będącego wynikiem przetwarzania, wyznacza się, za pomocą modułu sterującego (CM), przypisując bitowi tego słowa cyfrowego wartość 1, jeżeli podczas ładowania przyporządkowanego temu bitowi kondensatora zestawu kondensatorów (CS) za pomocą źródła prądowego referencyjnego (I_R) nie rozpoczęto ładowanie kolejnego kondensatora za pomocą źródła prądowego sygnałowego (I_S) lub jeżeli podczas ładowania przyporządkowanego temu bitowi kondensatora zestawu kondensatorów (CS) za pomocą źródła prądowego sygnałowego (I_S) rozpoczęto ładowanie kolejnego kondensatora za pomocą źródła prądowego referencyjnego (I_R), natomiast w pozostałych przypadkach bitowi temu przypisuje się wartość 0.

Wykaz oznaczeń na rysunku

I_n	wejście interwału czasu
I_{nS}	wejście sygnałowe
I_{nR}	wejście referencyjne
P_S	wyjście sygnałowe
P_R	wyjście referencyjne
B	wyjście słowa cyfrowego
$b_{n-1}, b_{n-2}, \dots, b_1, b_0$	bity słowa cyfrowego
RDY	wyjście zakończenia przetwarzania
I_S	źródło prądowe sygnałowe
I_R	źródło prądowe referencyjne
S	szyna sygnałowa
R	szyna referencyjna
K_S	komparator sygnałowy
K_R	komparator referencyjny
CS	zestaw kondensatorów
$C_{n-1}, C_{n-2}, \dots, C_1, C_0$	kondensatory
C_{n-1}	kondensator o największej pojemności w zestawie
C_0	kondensator o najmniejszej pojemności w zestawie
$S_{n-1}, S_{n-2}, \dots, S_1, S_0$	przełączniki
$P_{n-1}, P_{n-2}, \dots, P_1, P_0$	wyjścia sterujące
CM	moduł sterujący
U_S	napięcie sygnałowe
U_R	napięcie referencyjne
U_{TH}	napięcie progowe
U_{DD}	napięcie zasilania
T	interwał czasu
t_1	chwila wykrycia początku interwału czasu
t_2	chwila wykrycia końca interwału czasu T
t_3	moment zakończenia odmierzenia obu odcinków czasu
ST	odcinek czasu sygnałowego
RT	odcinek czasu referencyjnego

Rysunki

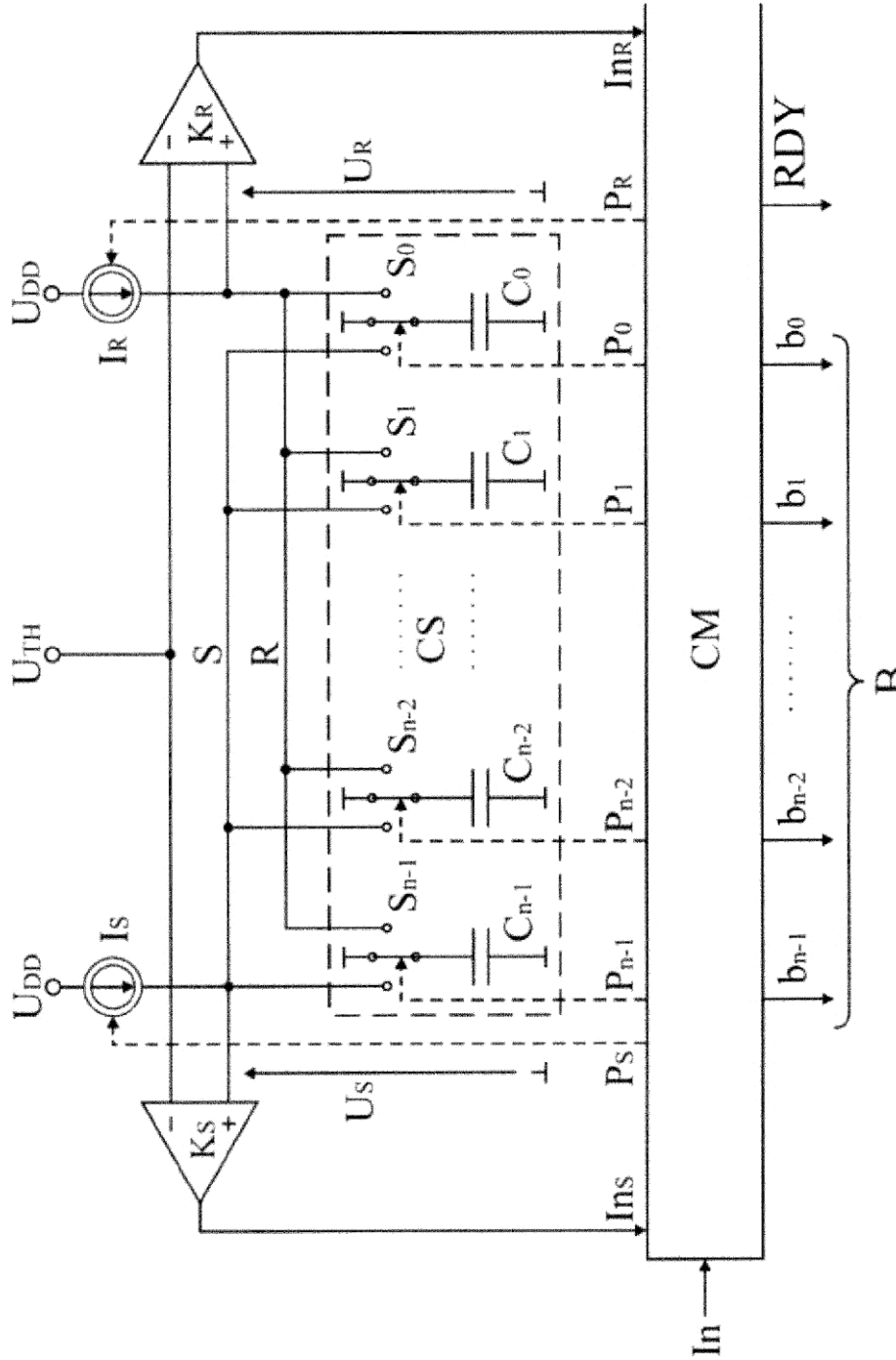


Fig. 1

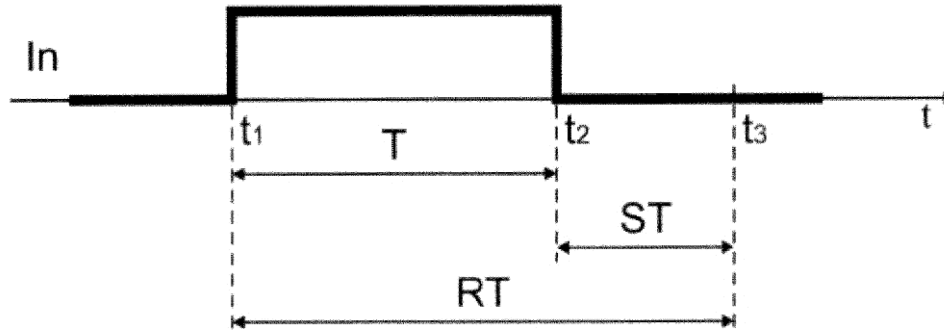


Fig. 2