RZECZPOSPOLITA POLSKA

Urząd Patentowy Rzeczypospolitej Polskiej

(12) **OPIS PATENTOWY** (19) **PL** (11) **224724**

(13) **B1**

(21) Numer zgłoszenia: **390201**

(22) Data zgłoszenia: **18.01.2010**

(51) Int.Cl.
G05B 19/048 (2006.01)
G05B 19/4063 (2006.01)
G05B 23/00 (2006.01)
G01K 7/01 (2006.01)

(54) **Sposób kontroli mocy w strukturach mikroprocesorowych i układ kontroli mocy w strukturach mikroprocesorowych**

(43) Zgłoszenie ogłoszono:
01.08.2011 BUP 16/11

(45) O udzieleniu patentu ogłoszono:
31.01.2017 WUP 01/17

(73) Uprawniony z patentu:
AKADEMIA GÓRNICZO-HUTNICZA IM. STANISŁAWA STASZICA W KRAKOWIE, Kraków, PL

(72) Twórca(y) wynalazku:
ANDRZEJ KOS, Zielonki, PL
ADAM GOŁDA, Czajowice, PL

(74) Pełnomocnik:
rzecz. pat. Alina Magońska

PL 224724 B1

Opis wynalazku

Przedmiotem wynalazku jest sposób kontroli mocy w strukturach mikroprocesorowych i układ kontroli mocy w strukturach mikroprocesorowych.

Moc obliczeniowa mikroprocesorów, określona jako stosunek ilości operacji logicznych procesora wykonanych w jednostce czasu, jest proporcjonalna do ilości tranzystorów zawartych w strukturze procesora i częstotliwości oscylatora taktującego. Z drugiej strony oba wymienione parametry mają też bezpośredni i proporcjonalny wpływ na wartość wydzielanej mocy cieplnej w strukturze procesora. Ponieważ współczesne technologie umożliwiają realizację mikroprocesorów przystosowanych do pracy przy bardzo wielkich częstotliwościach, maksymalną wydajność obliczeniową procesora ograniczają głównie zjawiska cieplne wynikające z faktu dużej koncentracji źródeł ciepła w niewielkiej objętości struktury procesora. W celu skutecznego zabezpieczenia struktury procesora przed przegrzaniem, przy jednoczesnym wykorzystaniu pełnej dostępnej mocy obliczeniowej, konieczne jest zastosowanie specyficznych obwodów nadzorujących i kontrolujących, zarówno wartość rozpraszanej mocy cieplnej, jak i wydajność obliczeniową procesora.

Typowe sposoby redukcji ciepła wydzielanego w strukturze procesora wykorzystują dynamiczną regulację jednego z parametrów decydujących o wartości w wydzielanej mocy cieplnej, takich jak zmniejszenie częstotliwości oscylatora lub obniżenie wartości napięcia zasilającego mikroprocesor. Jednakże bezpośrednie sposoby kontroli nie pozwalają na pełne wykorzystanie dostępnej mocy obliczeniowej procesora; również niekorzystne dla systemu jest skokowe przestrajanie częstotliwości oscylatora, ponieważ zwiększone zostaje prawdopodobieństwo wystąpienia hazardu. Dlatego też poszukuje się nowych strategii zarządzania mocą obliczeniową, które pozwoliły na pełniejsze wykorzystanie możliwości obliczeniowych procesora.

Z amerykańskiego opisu patentowego nr US 7 464 278 znany jest sposób i układ przeznaczony do optymalnej termicznej kontroli struktur procesorowych, w którym zastosowano połączenie kontroli temperatury w strukturze procesora z prognozowaniem. Dodatkowy program nadzorczy analizuje uprzednio zarejestrowany przebieg zdarzeń z przeszłości oraz zestawianie instrukcji przewidzianych do realizacji przez procesor w najbliższej przyszłości, następnie, w oparciu o wyniki analiz, oblicza parametr operacyjny systemu, który kontroluje temperaturę systemu. Jeżeli prognozowane wartości parametrów termicznych zostaną oszacowane jako większe od wartości dopuszczalnych parametr operacyjny zostanie zredukowany, tak aby prognozowana wartość parametru termicznego była mniejsza od wartości dopuszczalnej. Parametr operacyjny ustala wartość napięcia zasilania lub częstotliwość oscylatora. Przedstawiony w opisie układ zawiera co najmniej jeden miernik sprawdzający czy nie zostało przekroczone ograniczenie termiczne, co najmniej jeden kalkulator określający przedział czasowy w przyszłości w którym temperatura będzie utrzymana w ustalonych granicach, co najmniej jeden kontroler ustalający częstotliwość oscylatora i napięcie zasilania procesora, gdzie kontroler określa przedział czasowy w którym nastąpi przekroczenie granicznej wartości parametru i następnie redukuje co najmniej jeden z parametrów takich jak częstotliwość lub napięcie w celu redukcji konsumpcji mocy do takiego poziomu, że nie nastąpi przekroczenie granicznej wartości parametru.

Znany jest z amerykańskiego opisu patentowego nr US 7 353 414 sposób kontroli wydajności mikroprocesorów, który adaptuje się do zmiennych wymagań dotyczących wydajności procesora, zapewniając jednocześnie ustaloną zaprogramowaną wydajność. Metoda według tego wynalazku toleruje zmiany chwilowej aktywności procesora w stosunku do ustalonej zaprogramowanej wydajności procesora, w tym nawet przekroczenie wartości zaprogramowanej, jednakże średnia wartość zaprogramowanej wydajności procesora utrzymana jest na stałym poziomie.

Oprócz elementów niezbędnych, takich jak czujnik temperatury i przestrajany oscylator; wymienione sposoby kontroli wymagają zastosowania szybkich bloków pamięci w których rejestrowane są zdarzenia z przeszłości, także zestawienie instrukcji oczekujących realizacji oraz specyficznych programów nadzorczych.

W rozwiązaniu według wynalazku nadzór może być znacznie uproszczony, bez konieczności stosowania obwodów analizujących.

Istota sposobu kontroli mocy w strukturach mikroprocesorowych polega na tym, że przed właściwym procesem kontroli poprzez dobór wartości elementów obwodu elektrycznego ustala się wartości parametrów decydujące o przebiegu procesu kontroli takie jak: pierwsza graniczna wartość temperatury, druga graniczna wartość temperatury, hipotetyczna graniczna wartość temperatury oraz poprzez dobór wartości wzmocnienia w bloku kształtowania charakterystyki ustala się wartość parametru

określającego stopień reakcji oscylatora na zmianę temperatury mikroprocesora pomiędzy drugą graniczną wartością temperatury a hipotetyczną graniczną wartością temperatury, następnie w czasie kontroli wprowadza się, na bieżąco, do wejścia przetwornika wartości sygnałów określające częstotliwość oscylatora, po czym w oparciu o zmierzone wartości temperatury i ustalone wartości parametrów dla pierwszej granicznej wartości temperatury, drugiej granicznej wartości temperatury i hipotetycznej granicznej wartości temperatury, za pośrednictwem bloku arbitrażowego, wybiera się sygnał sterujący częstotliwością oscylatora, w taki sposób, że dopóki żaden z czujników temperatury nie zarejestruje przekroczenia drugiej granicznej wartości temperatury, częstotliwość wyjściową oscylatora ustala wartość sygnału wprowadzonego na wejście przetwornika, natomiast, jeżeli co najmniej jeden z czujników temperatury zarejestruje przekroczenie drugiej granicznej temperatury, częstotliwość oscylatora określa wartość sygnału wyjściowego z bloku kształtowania charakterystyki, który jest zależny od temperatury procesora, jednocześnie obniża się wartość częstotliwości oscylatora aż do chwili, gdy najwyższa wartość temperatury zmierzona przez którykolwiek z czujników będzie niższa od wartości pierwszej granicznej temperatury, po czym ponownie ustala się nową zadaną wartość częstotliwości oscylatora zgodnie z nową wartością sygnału wprowadzonego na wejście przetwornika bezpośrednio sterującego częstotliwością oscylatora.

Sposób kontroli mocy charakteryzuje się tym, że kolejne wartości sygnałów na wejściu przetwornika ustalające częstotliwość oscylatora dobiera się programowo stosując metodę aproksymacji sukcesywnej.

Układ kontroli mocy w strukturach mikroprocesorowych ma czujnik temperatury i oscylator połączony za pomocą dwóch obwodów pośredniczących, przy czym w pierwszym obwodzie pośredniczącym wejście sygnałowe sterujące częstotliwością oscylatora połączone jest poprzez przełącznik analogowy, z wyjściem przetwornika cyfrowo analogowego, którego wejście połączone jest z rejestrem aproksymującym, który z kolei poprzez blok arbitrażowy połączony jest z czujnikiem temperatury, natomiast w drugim obwodzie pośredniczącym, wejście sygnałowe sterujące częstotliwością oscylatora połączone jest poprzez przełącznik analogowy, z wyjściem bloku kształtowania charakterystyki, który połączony jest z czujnikiem temperatury, ponadto z bloku arbitrażowego wyprowadzony jest sygnał sterujący przełącznikiem analogowym.

Przedmiot wynalazku w przykładzie wykonania uwidoczniono na rysunku, na którym fig. 1 wyjaśnia metodę kontroli temperatury, fig. 2 wyjaśnia metodę kontroli temperatury z zastosowaniem optymalnego doboru żądanej wartości częstotliwości oscylatora, fig. 3 przedstawia schemat blokowy układu kontroli mocy struktur mikroprocesorowych, fig. 4 przedstawia przykładową realizację układu kontroli mocy struktur mikroprocesorowych posiadającą możliwość automatycznego doboru wartości optymalnej częstotliwości oscylatora.

Sposób kontroli mocy w strukturach mikroprocesorowych wyjaśnia wykres przedstawiony na fig. 1. W przypadku obciążenia mikroprocesora pełną mocą obliczeniową temperatura struktury procesora oscyluje pomiędzy dwiema zadanymi temperaturami granicznymi T_1 i T_2. Po przekroczeniu temperatury T_2 częstotliwość oscylatora sterowana jest sygnałem z czujnika temperatury. Taka kontrola powoduje obniżenie temperatury zgodnie z krzywą dążącą do wartości temperatury T_H. Po dojściu do temperatury granicznej T_1 układ jest rekonfigurowany w taki sposób aby częstotliwość była sterowana za pomocą zadanej mocy obliczeniowej mikroprocesora. Korzystne jest zmniejszenie częstotliwości oscylacji temperatury, ponieważ wydłuża się względny czas pracy mikroprocesora z żądaną częstotliwością, ponadto maleje częstotliwość przełączeń pomiędzy trybem pracy z żądaną wartością częstotliwości a trybem pracy w którym częstotliwość oscylatora OSC kontrolowana jest za pośrednictwem układu mierzącego temperaturę. Zatem, celowe jest zastosowanie procedury, która pozwoliłaby na dobieranie wartości optymalnej żądanej częstotliwości. Optymalna wartość żądanej częstotliwości może być oszacowana w oparciu o pomiar okresu oscylacji temperatury pomiędzy wartością T_2 i wartością T_1.

Innym sposobem, zapewniającym szybsze dopasowanie, jest metoda aproksymacji sukcesywnej, którą wyjaśnia wykres przedstawiony na fig. 2. Sposób doboru optymalnej częstotliwości oscylatora OSC polega na tym, że każdorazowe przekroczenie granicznej temperatury T_2 powoduje obniżenie wartości żądanej częstotliwości, innymi słowy, skutkiem przekroczenia granicznej temperatury T_2 następuje wprowadzenie nowej skorygowanej żądanej wartości częstotliwości. W początkowym okresie nowa żądana wartość nie ma wpływu na częstotliwość oscylatora OSC, ponieważ w tym okresie (ΔT_1) częstotliwość oscylatora OSC ustala obwód analizujący temperaturę struktury mikroprocesora, jednakże po upływie czasu (ΔT_1) częstotliwość oscylatora OSC ustala nowa skorygowana wartość żądanej częstotliwości. Analizując przebieg zmian temperatury struktury mikroprocesora po dokonaniu

korekty żądanej wartości częstotliwości i upływie czasu ($\Delta T_1 + \Delta$), od chwili przekroczenia granicznej wartości T_2 i ustawienia nowej żądanej wartości częstotliwości, układ arbitrażowy AU dokonuje weryfikacji korekty. Nowa skorygowana wartość żądanej częstotliwości zostanie zaakceptowana jeżeli po upływie czasu ($\Delta T_1 + \Delta$) temperatura struktury mikroprocesora będzie wyższa od natomiast jeżeli po upływie czasu ($\Delta T_1 + \Delta$) temperatura struktury mikroprocesora będzie niższa od wartości T_1 wprowadzona korekta zostanie wycofana i przywrócona zostanie poprzednia wartość żądanej częstotliwości. Wymienione dwa przypadki przedstawiono na fig. 2, gdzie: „W-R" – odrzucenie korekty, „W-A" – akceptacja korekty.

Proces doboru optymalnego parametru jest wieloetapowy, a wartość korekty może być parametrem zmiennym. Optymalna wartość korekty może być dobierana jedną z metod kolejnych przybliżeń stosowanych w układach konwersji A/C: metodą małych jednakowych kroków lub metodą aproksymacji sukcesywnej, gdzie kolejno wprowadzane i weryfikowane wartości korekty pozostają względem siebie w stosunku jak 8:4:2:1. Przykładowo: pierwsza korekta zmienia zadaną wartość częstotliwości o 50% w stosunku do wartości maksymalnej (punkt A), druga korekta zmienia poprzednią już zweryfikowaną wartość o 25% punkt (B), trzecia o 12,5%, itd. Przykładową realizację przedstawiono na fig. 4. Obwód zawiera rozbudowany blok arbitrażowy AU, który wyposażony został dodatkowo w komparatory próbkujące SC, zadaniem których jest śledzenie zmian temperatury struktury procesora po procesie korekty żądanej częstotliwości oscylatora. Blok arbitrażowy AU za pośrednictwem rejestru aproksymacyjnego i przetwornika DAC.

Przedstawiony na fig. 3 układ kontroli mocy w strukturach mikroprocesorowych ma co najmniej dwa czujniki temperatury TS. Czujniki temperatury TS połączone są z układem selekcji temperatury maksymalnej MT, który przekazuje wybrany sygnał do bloku kształtowania charakterystyki WSC, który w zależności od wartości wybranych wejściowych parametrów procesu kontroli dokonuje kształtowania charakterystyki przejściowej dla wybranego analogowego sygnału czujnika temperatury TS. Blok kształtowania charakterystyki WSC połączony jest z układem arbitrażowym AU, do którego wprowadza się także wybrane wejściowe parametry procesu kontroli, takie jak: pierwsza graniczna wartość temperatury T_1 i druga graniczna wartość temperatury T_2 oraz parametr określający wartość żądanej częstotliwości oscylatora OSC. W zależności od wyniku porównania maksymalnej zmierzonej temperatury z żądanymi wejściowymi parametrami procesu kontroli częstotliwość oscylatora OSC ustala się bezpośrednio w oparciu o wartość żądanej częstotliwości oscylatora OSC, pod warunkiem, że nie została przekroczona, przez którykolwiek z czujników TS, druga graniczna wartość temperatury T_2. W przypadku, gdy co najmniej jeden z czujników temperatury TS zarejestruje przekroczenie drugiej granicznej temperatury T_2, częstotliwość oscylatora OSC ustalana jest w zależności od zmierzonej temperatury (okresy ΔT_1, DT_2 na fig. 1). Obwód pomiaru temperatury stopniowo obniża wartość częstotliwości oscylatora OSC, aż do chwili gdy najwyższa wartość temperatury zmierzona przez którykolwiek z czujników temperatury TS będzie niższa od wartości pierwszej granicznej temperatury T_1, po czym ponownie ustala się żądaną wartość częstotliwości oscylatora OSC zgodnie z wartością parametru ustalającego żądaną moc obliczeniową mikroprocesora. Dynamiczne parametry procesu kontroli mocy ustala się poprzez ustawienie hipotetycznej granicznej wartości temperatury T_H i wartości współczynnika wzmocnienia sygnału w bloku kształtowania charakterystyki WSC. Oba wymienione parametry ustalają szybkość schładzania struktury mikroprocesora pomiędzy ustaloną drugą graniczną wartością temperatury T_2 i ustaloną pierwszą graniczną wartością temperatury T_1. Hipotetyczna graniczna wartość temperatury T_H jest parametrem pomocniczym ustalającym dynamikę procesu kontroli. Jest to wartość temperatury którą osiągnęłaby struktura mikroprocesora w przypadku silnego obciążenia procesora i zastosowaniu kontroli częstotliwości oscylatora OSC wyłącznie w oparciu o pomiar jego temperatury.

P r z y k ł a d w y k o n a n i a

Figura 4 przedstawia przykład realizacji układu kontroli mocy. W układzie zastosowano rozbudowany układ arbitrażowy AU, przystosowany do współpracy z rejestrem aproksymującym SAR. W tej aplikacji układ arbitrażowy AU wyposażono dodatkowo w komparatory próbkujące SC i elementy opóźniające DEL1, DEL2. Aplikacja umożliwia wykorzystanie pełnej dostępnej mocy obliczeniowej bez obawy przekroczenia dopuszczalnych warunków pracy procesora. Dzięki zastosowaniu aproksymacji sukcesywnej, która umożliwia stopniowe dobieranie optymalnej częstotliwości oscylatora minimalizuje się amplitudę i częstotliwość oscylacji temperatury, a także częstotliwość zmian trybu pracy. Tym samym wydłużone zostają okresy pracy procesora z żądaną programowo ustaloną optymalną częstotliwością oscylatora.

Zastrzeżenia patentowe

1. Sposób kontroli mocy w strukturach mikroprocesorowych polegający na kontroli częstotliwości taktowania oraz kontroli napięcia zasilania w oparciu o zmierzone, dla każdego z rdzeni procesora, wartości temperatury, **znamienny tym**, że przed właściwym procesem kontroli poprzez dobór wartości elementów obwodu elektrycznego ustala się wartości parametrów decydujące o przebiegu procesu kontroli takie jak: pierwsza graniczna wartość temperatury (T_1), druga graniczna wartość temperatury (T_2), hipotetyczna graniczna wartość temperatury (T_H) oraz poprzez dobór wartości wzmocnienia w bloku kształtowania charakterystyki (WSC) ustala się wartość parametru określającego stopień reakcji oscylatora (OSC) na zmianę temperatury mikroprocesora pomiędzy drugą graniczną wartością temperatury (T_2) a hipotetyczną graniczną wartością temperatury (T_H), następnie w czasie kontroli wprowadza się, na bieżąco, do wejścia przetwornika (DAC) wartości sygnałów określające częstotliwość oscylatora (OSC), po czym w oparciu o zmierzone wartości temperatury i ustalone wartości parametrów dla pierwszej granicznej wartości temperatury (T_1), drugiej granicznej wartości temperatury (T_2) i hipotetycznej granicznej wartości temperatury (T_H), za pośrednictwem bloku arbitrażowego (AU), wybiera się sygnał sterujący częstotliwością oscylatora (OSC), w taki sposób, że dopóki żaden z czujników temperatury (TS) nie zarejestruje przekroczenia drugiej granicznej wartości temperatury (T_2), częstotliwość wyjściową oscylatora ustala wartość sygnału wprowadzonego na wejście przetwornika (DAC), natomiast, jeżeli co najmniej jeden z czujników temperatury (TS) zarejestruje przekroczenie drugiej granicznej temperatury, częstotliwość oscylatora (OSC) określa wartość sygnału wyjściowego z bloku kształtowania charakterystyki (WSC), który jest zależny od temperatury procesora, jednocześnie obniża się wartość częstotliwości oscylatora (OSC) aż do chwili, gdy najwyższa wartość temperatury zmierzona przez którykolwiek z czujników (TS) będzie niższa od wartości pierwszej granicznej temperatury (T_1), po czym ponownie ustala się nową zadaną wartość częstotliwości oscylatora (OSC) zgodnie z nową wartością sygnału wprowadzonego na wejście przetwornika (DAC) bezpośrednio sterującego częstotliwością oscylatora (OSC).

2. Sposób według zastrzeżenia 1 i 2, **znamienny tym**, że kolejne wartości sygnałów na wejściu przetwornika (DAC) ustalające częstotliwość oscylatora (OSC) dobiera się programowo stosując metodę aproksymacji sukcesywnej.

3. Układ kontroli mocy w strukturach mikroprocesorowych zawierający co najmniej jeden czujnik temperatury połączony pośrednio z obwodem przestrajanego oscylatora, **znamienny tym**, że czujnik temperatury (TS) i oscylator (OSC) połączono za pomocą dwóch obwodów pośredniczących, przy czym w pierwszym obwodzie pośredniczącym wejście sygnałowe sterujące częstotliwością oscylatora (OSC) połączone jest poprzez przełącznik analogowy (PA), z wyjściem przetwornika cyfrowo-analogowego (DAC), którego wejście połączone jest z rejestrem aproksymującym (SAR), który z kolei poprzez blok arbitrażowy (AU) połączony jest z czujnikiem temperatury (TS), natomiast w drugim obwodzie pośredniczącym, wejście sygnałowe sterujące częstotliwością oscylatora (OSC) połączone jest poprzez przełącznik analogowy (PA), z wyjściem bloku kształtowania charakterystyki (WSC), który połączony jest z czujnikiem temperatury (TS), ponadto z bloku arbitrażowego (AU) wyprowadzony jest sygnał sterujący przełącznikiem analogowym (PA).

Rysunki

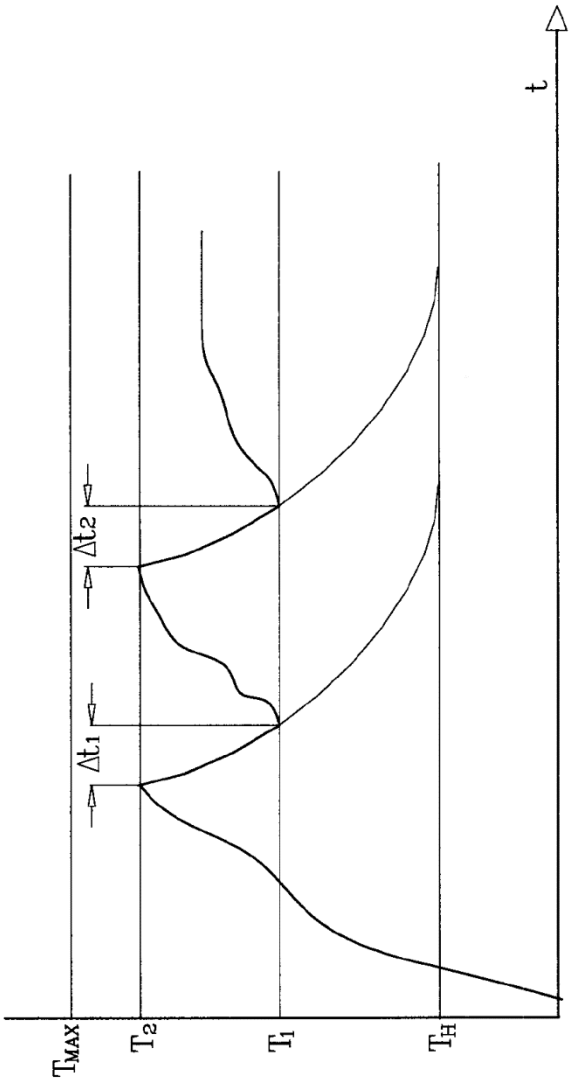

Fig. 1

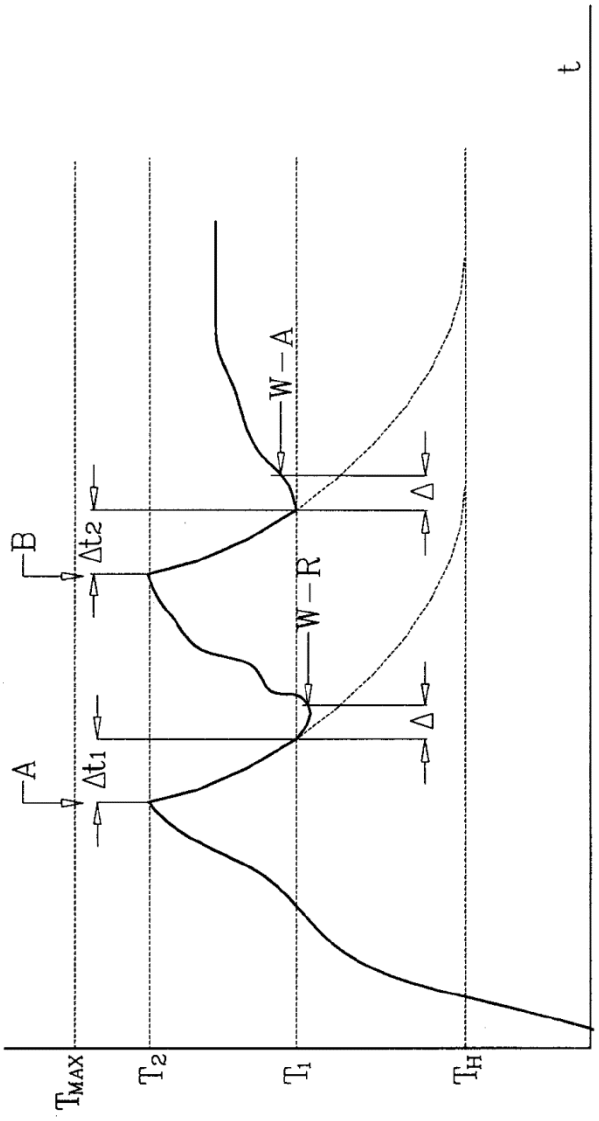

Fig. 2

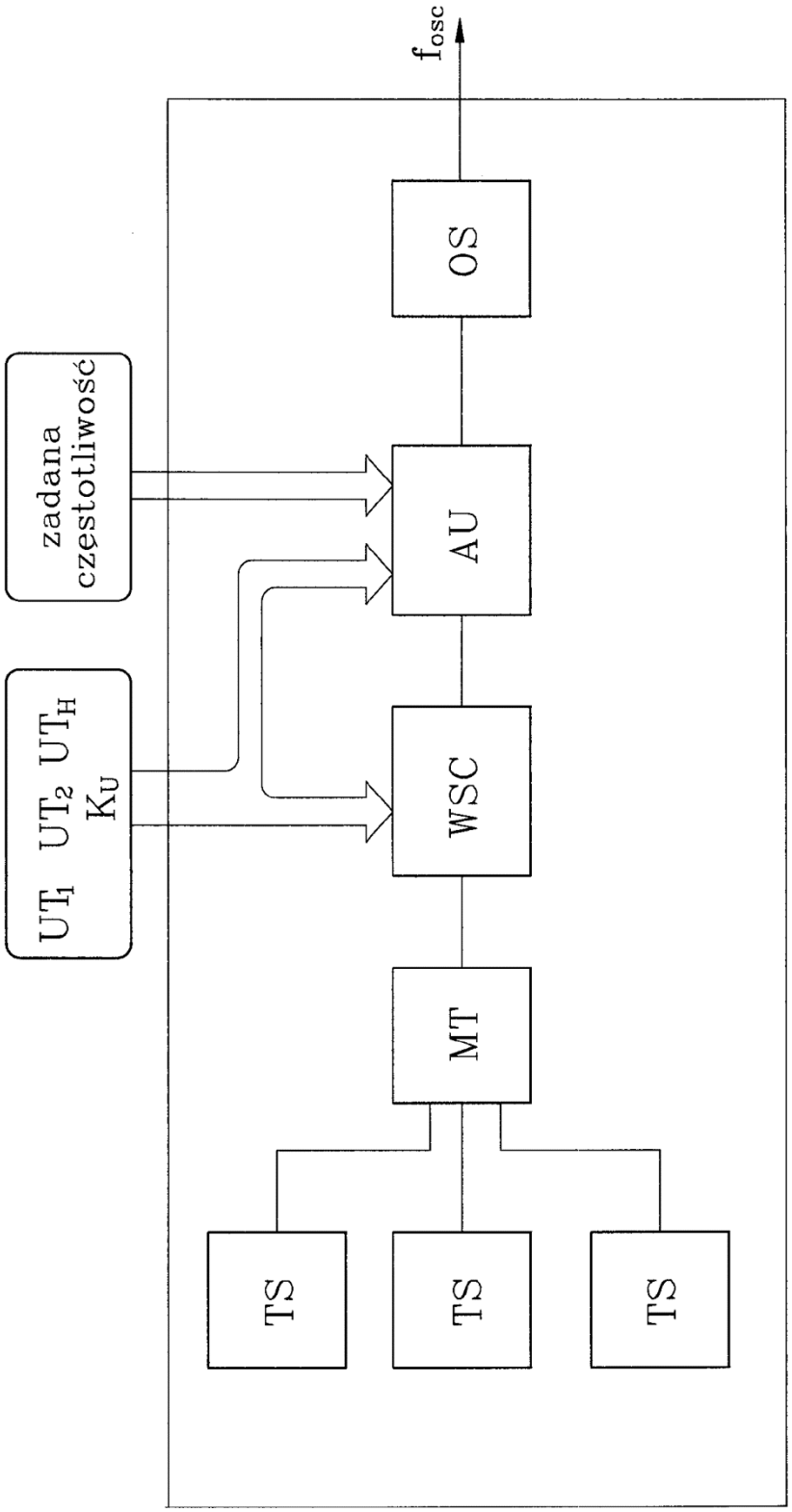

Fig. 3

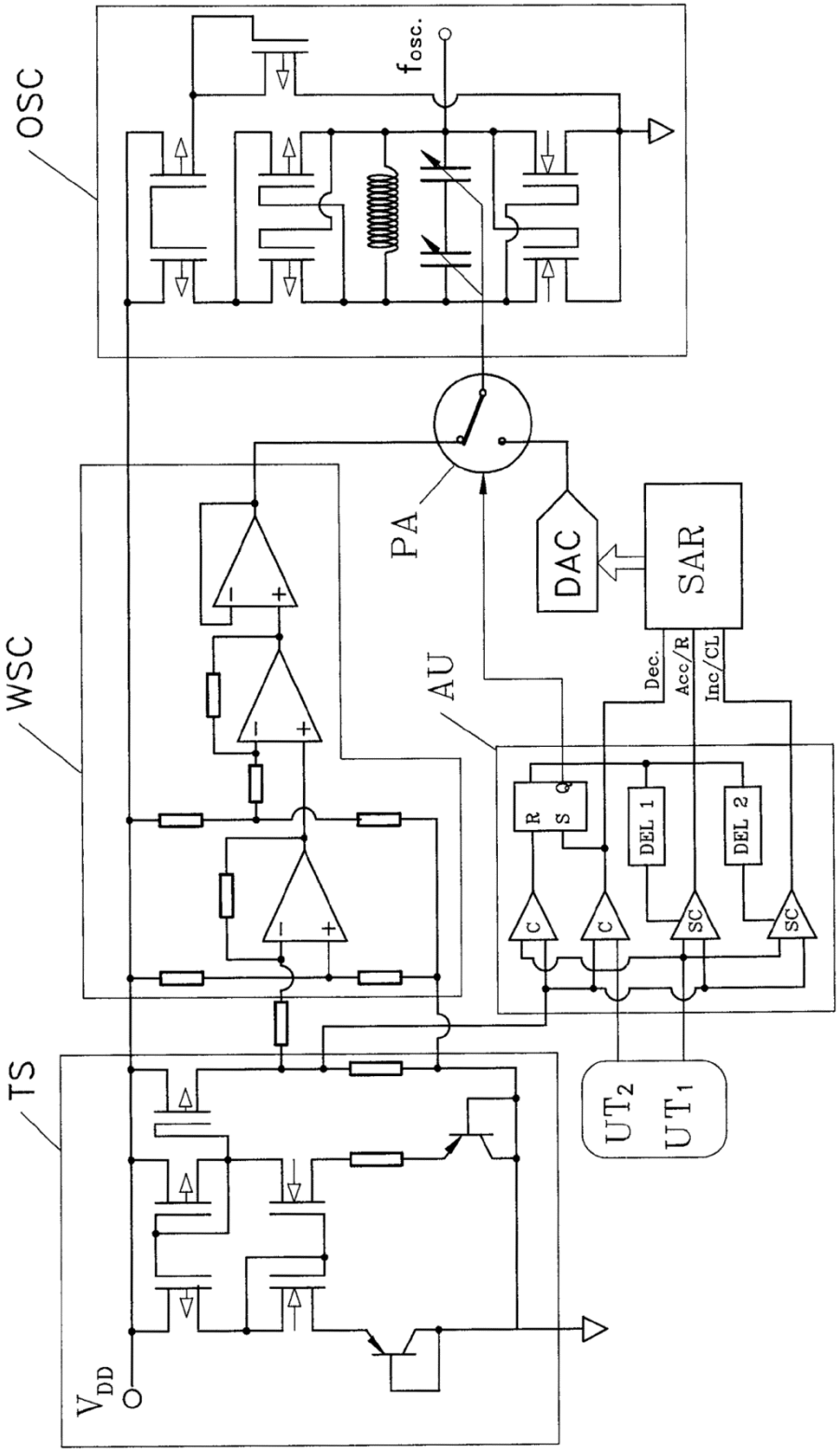
OSC
$f_{osc.}$
PA
DAC
SAR
WSC
AU
Dec.
Acc/R
Inc/CL
R
S
Q
DEL 1
DEL 2
C
C
SC
SC
UT_2
UT_1
TS
V_{DD}

Fig. 4

Departament Wydawnictw UPRP
Cena 2,46 zł (w tym 23% VAT)